

Attorney Docket
33035M132

P A T E N T

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants : Jun-ichi Hashimoto
Serial No. : To Be Assigned Art Unit : Not Yet Assigned
Filed : Herewith Examiner : Not Yet Assigned
For : SEMICONDUCTOR OPTICAL DEVICE

CLAIM FOR PRIORITY UNDER 35 U.S.C. §119

Commissioner For Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir :

The above-referenced patent application claims priority benefit from the foreign patent application listed below:

Application No. 2002-273783, filed in JAPAN on September 19, 2002;

and from the provisional application listed below:

U.S. Provisional Application No. 60/470,849, filed in the U.S. on May 16, 2003.

In support of the claim for priority, attached is a certified copy of the priority application.

Respectfully submitted,
SMITH, GAMBRELL & RUSSELL, LLP



Michael A. Makuch, Reg. No. 32,263
1850 M Street, NW – Suite 800
Washington, DC 20036
Telephone : 202/263-4300
Facsimile : 202/263-4329

Date : September 22, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application: 2002年 9月19日

出 願 番 号

Application Number: 特願2002-273783

[ST.10/C]:

[JP2002-273783]

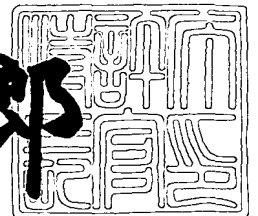
出 願 人

Applicant(s): 住友電気工業株式会社

2003年 4月 4日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3024024

【書類名】 特許願

【整理番号】 102Y0467

【提出日】 平成14年 9月19日

【あて先】 特許庁長官殿

【国際特許分類】 H01S 3/18

【発明者】

 【住所又は居所】 神奈川県横浜市栄区田谷町 1 番地 住友電気工業株式会
社横浜製作所内

 【氏名】 橋本 順一

【発明者】

 【住所又は居所】 神奈川県横浜市栄区田谷町 1 番地 住友電気工業株式会
社横浜製作所内

 【氏名】 勝山 造

【特許出願人】

 【識別番号】 000002130

 【氏名又は名称】 住友電気工業株式会社

【代理人】

 【識別番号】 100088155

 【弁理士】

 【氏名又は名称】 長谷川 芳樹

【選任した代理人】

 【識別番号】 100089978

 【弁理士】

 【氏名又は名称】 塩田 辰也

【選任した代理人】

 【識別番号】 100092657

 【弁理士】

 【氏名又は名称】 寺崎 史朗

【選任した代理人】

【識別番号】 100110582

【弁理士】

【氏名又は名称】 柴田 昌聰

【選任した代理人】

【識別番号】 100108257

【弁理士】

【氏名又は名称】 近藤 伊知良

【手数料の表示】

【予納台帳番号】 014708

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0106993

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体光素子

【特許請求の範囲】

【請求項 1】 GaAs 半導体の表面上に設けられ第 1 及び第 2 の半導体部を有する第 1 導電型半導体領域を備え、前記第 1 の半導体部は、第 1 の領域と前記第 1 の領域の両側に位置する第 2 の領域とを有する主面を備えており、前記第 2 の半導体部は、一对の側面を有しており、前記第 2 の半導体部は、前記第 1 の半導体部の第 1 の領域上に設けられており、

前記第 1 導電型半導体領域の前記第 2 の半導体部上に設けられ一对の側面を有する活性層を備え、

前記活性層上に設けられ一对の側面を有する第 2 導電型半導体層を備え、

前記第 2 の半導体部、前記活性層及び前記第 2 導電型半導体層に電流を流すための電流ブロック半導体領域を備え、

前記電流ブロック半導体領域は、前記第 1 導電型半導体領域の前記第 1 の半導体部の第 2 の領域上、前記第 2 の半導体部の各側面上、前記活性層の各側面上及び前記第 2 導電型半導体層の各側面上に設けられ、

前記活性層は、V 族として少なくとも窒素元素を含む III-V 系化合物半導体から構成されており、

前記活性層は、0.9 マイクロメートル以上の波長を有する光を発生できるように構成されている、半導体光素子。

【請求項 2】 第 1 の領域と前記第 1 の領域の両側に位置する第 2 の領域とを有する主面を備え GaAs 半導体の表面上に設けられた第 1 導電型半導体領域と、

前記第 1 導電型半導体領域の前記第 1 の領域上に設けられた活性層及び前記活性層上に設けられた第 2 導電型半導体層を含み一对の側面を有するリッジ半導体部と、

前記第 1 導電型半導体領域の前記第 2 の領域上及び前記リッジ半導体部の各側面上に設けられ前記リッジ半導体部に電流を流すための電流ブロック半導体領域と

を備え、

前記活性層は、V族として少なくとも窒素元素を含むIII-V系化合物半導体から構成されており、

前記活性層は、0.9マイクロメートル以上の波長を有する光を発生できるように構成されている、半導体光素子。

【請求項3】 前記第1導電型半導体領域は、前記活性層及び前記第2導電型半導体層のエッチングのためのエッチング停止層として機能する材料から構成される、請求項2に記載の半導体光素子。

【請求項4】 前記活性層の前記III-V系化合物半導体は、III族としてガリウム元素を少なくとも含むと共にV族として少なくとも砒素元素を更に含む、請求項1～請求項3のいずれかに記載の半導体光素子。

【請求項5】 前記活性層は、GaInNAs半導体、GaNA s半導体、GaNA s Sb半導体、GaNA s P半導体、GaNA s Sb P半導体、GaInNAsSb半導体、GaInNAsP半導体、及びGaInNAsSbP半導体の少なくともいずれかの半導体材料から構成されている、請求項1～請求項4のいずれかに記載の半導体光素子。

【請求項6】 前記第2導電型半導体層の屈折率は、電流ブロック半導体領域の屈折率より大きい、請求項1～請求項5のいずれかに記載の半導体光素子。

【請求項7】 III-V族化合物半導体を含む別の半導体層を更に備え、

前記別の半導体層は、前記第1導電型半導体領域と前記活性層との間および前記第2導電型半導体層と前記活性層との間の少なくともいずれかに設けられており、

前記III-V族化合物半導体は、前記活性層が示すフォトルミネッセンス波長値と前記第1導電型半導体領域が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示しており、

前記III-V族化合物半導体は、前記活性層が示すフォトルミネッセンス波長値と前記第2導電型半導体層が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示す、請求項1～請求項6のいずれかに記載の半導体光素子。

【請求項 8】 前記第 1 導電型半導体領域と前記活性層との間に設けられた第 1 の S C H 層と、

前記活性層と前記第 2 導電型半導体層との間に設けられた第 2 の S C H 層とを更に備える、請求項 1 ～請求項 6 のいずれかに記載の半導体光素子。

【請求項 9】 III-V 族化合物半導体を含む別の半導体層を更に備え、

前記別の半導体層は、前記第 1 導電型半導体領域と前記第 1 の S C H 層との間および前記第 2 導電型半導体層と前記第 2 の S C H 層との間の少なくともいずれかに設けられており、

前記 III-V 族化合物半導体は、前記第 1 の S C H 層が示すフォトルミネッセンス波長値と前記第 1 導電型半導体領域が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示しており、

前記 III-V 族化合物半導体は、前記第 2 の S C H 層が示すフォトルミネッセンス波長値と前記第 2 導電型半導体層が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示す、請求項 8 に記載の半導体光素子。

【請求項 10】 前記電流ブロック半導体領域は、第 1 の電流ブロック層及び第 2 の電流ブロック層を備え、

前記第 1 導電型半導体領域及び前記第 2 導電型半導体層並びに第 1 の電流ブロック層及び第 2 の電流ブロック層の各々は、 $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体から構成され、

前記 X の値は 0 以上 1 以下の範囲にある、請求項 1 ～請求項 9 のいずれかに記載の半導体光素子。

【請求項 11】 前記電流ブロック半導体領域は、第 1 の電流ブロック層及び第 2 の電流ブロック層を備え、

前記第 1 導電型半導体領域及び前記第 2 導電型半導体層並びに第 1 の電流ブロック層及び第 2 の電流ブロック層の各々は、 $Al_xGa_{1-x}As$ 半導体から構成されており、

前記 X の値は 0 以上 1 以下の範囲にある、請求項 1 ～請求項 9 のいずれかに記載の半導体光素子。

【請求項 12】 前記第 1 及び第 2 の S C H 層の各々は、GaAs に格子整

合する $Ga_xIn_{1-x}As_yP_{1-y}$ 半導体 (約 $0.5 \leq X \leq 1$ 、 $0 \leq Y \leq 1$) または $Al_xGa_{1-x}As$ 半導体 ($0 \leq X \leq 1$) から構成されている、請求項 8 又は請求項 9 に記載の半導体光素子。

【請求項 13】 前記電流ブロック半導体領域は、第 1 の電流ブロック層及び第 2 の電流ブロック層を備え、

前記第 1 及び第 2 の電流ブロック半導体層の各々は、III 族元素としてアルミニウムを含まない、請求項 1 ～請求項 9 及び請求項 12 のいずれかに記載の半導体光素子。

【請求項 14】 前記電流ブロック半導体領域は、第 1 の電流ブロック層及び第 2 の電流ブロック層を備え、

前記第 1 及び第 2 の電流ブロック半導体層、前記第 1 導電型半導体領域並びに前記第 2 導電型半導体層の各々は、III 族元素としてアルミニウムを含まない、請求項 1 ～請求項 9 及び請求項 12 のいずれかに記載の半導体光素子。

【請求項 15】 前記 $GaAs$ 半導体の表面は、 $GaAs$ 半導体層及びガリウム砒素基板のいずれかにより提供されている、請求項 1 ～請求項 14 のいずれかに記載の半導体光素子。

【請求項 16】 当該半導体光素子は、半導体レーザ素子、半導体光増幅素子、及び電界吸収型変調素子の少なくともいずれかを含む、請求項 1 ～請求項 15 のいずれかに記載の半導体光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体光素子に関する。

【0002】

【従来の技術】

波長 1 マイクロメートル以上の光源として利用される半導体レーザは、 $InGaAsP/InP$ 半導体から構成される。この半導体レーザは、リッジ構造または埋め込みヘテロ構造を有する。

【0003】

文献 1 には、リッジ構造の半導体レーザが示されている(非特許文献 1)。リッジ構造の半導体レーザは、InGaAsP 半導体からなる活性層を備える。活性層は、基板の全面に設けられており、p 型 InP 半導体層と n 型 InP 半導体層との間に設けられている。キャリアは、リッジ構造により構成されるストライプ領域から活性層に注入される。結果的に、注入されたキャリアは活性層内において広がるので、注入されたキャリアの一部は光子と相互作用しない無効キャリアになる。

【 0 0 0 4 】

文献 2 には、埋め込みヘテロ構造の半導体レーザが示されている(非特許文献 2)。埋め込みヘテロ構造の半導体レーザは、InGaAsP 半導体からなる活性層を備えている。活性層は、p 型 InP 半導体層と n 型 InP 半導体層との間に設けられており、また、InP 半導体からなる電流ブロック部の間に設けられている。注入されたキャリアは、活性層と電流ブロック層との間のヘテロ障壁によって活性層内に閉じ込めされる。

【 0 0 0 5 】

【非特許文献 1】

Appl. Phys. Lett. 35(3), 1 August 1979, pp.232-235

【 0 0 0 6 】

【非特許文献 2】

IEEE JOURNAL OF QUANTUM ELECTRONICS, VOL.QE-17, NO.2, FEBRUARY 1981
pp.202-207

【 0 0 0 7 】

【発明が解決しようとする課題】

これらの半導体レーザにおいて、活性層へのキャリアの閉じ込めを向上するためには、活性層の半導体と該活性層の周囲の半導体部との間の障壁を高くすることが求められる。これらの半導体レーザは、活性層に InGaAsP 半導体を用いる。InGaAsP 半導体に対するヘテロ障壁を大きくできる材料には、InP 半導体を用いる。この材料の組み合わせでは、InP の障壁の値は 2.16×10^{-19} ジュール (1.35 eV) である。しかしながら、InGaAsP 半導体

及び I n P 半導体から成る半導体光素子の温度特性より優れた温度特性の半導体光素子が求められている。

【 0 0 0 8 】

そこで、本発明の目的は、 I n G a A s P 半導体及び I n P 半導体から成る半導体光素子の温度特性より優れた温度特性の半導体光素子を提供することとした。

【 0 0 0 9 】

【課題を解決するための手段】

本発明の一側面は、半導体光素子に係わる。この半導体光素子は、第 1 導電型半導体領域と、活性層と、第 2 導電型半導体層と、電流ブロック半導体領域とを備える。第 1 導電型半導体領域は、G a A s 半導体の表面上に設けられており、第 1 及び第 2 の半導体部を有する。第 1 の半導体部は、第 1 の領域と第 1 の領域の両側に位置する第 2 の領域と有する主面を備えている。第 2 の半導体部は、一対の側面を有しており、第 1 の半導体部の第 1 の領域上に設けられている。活性層は、第 1 導電型半導体領域の第 2 の半導体部上に設けられ一対の側面を有する。第 2 導電型半導体層は、活性層上に設けられ一対の側面を有する。電流ブロック半導体領域は、第 2 の半導体部、活性層及び第 2 導電型半導体層に電流を流すように作用する。電流ブロック半導体領域は、第 1 導電型半導体領域の第 1 の半導体部の第 2 の領域上、第 2 の半導体部の各側面上、活性層の各側面及び第 2 導電型半導体層の各側面上に設けられている。活性層は、V 族として少なくとも窒素元素を含む III-V 系化合物半導体から構成されている。

【 0 0 1 0 】

本発明の別の側面は、半導体光素子に係わる。この半導体光素子は、第 1 導電型半導体領域と、リッジ半導体部と、電流ブロック半導体領域とを備える。第 1 導電型半導体領域は、第 1 の領域と、第 1 の領域の両側に位置する第 2 の領域とを主面上に有しており、G a A s 半導体の表面上に設けられている。リッジ半導体部は、一対の側面を有しており、第 1 導電型半導体領域の第 1 の領域上に設けられた活性層と活性層上に設けられた第 2 導電型半導体層とを含む。電流ブロック半導体領域は、第 1 導電型半導体領域の第 2 の領域上及びリッジ半導体部の各

側面上に設けられ、リッジ半導体部に電流を流すように作用する。活性層は、V族として少なくとも窒素元素を含むIII-V系化合物半導体から構成されている。

【0011】

これらの半導体光素子によれば、V族として少なくとも窒素元素を含むIII-V系化合物半導体から構成される活性層をGaAs基板上に設けることが可能なので、第1導電型半導体領域、第2導電型半導体層、及び電流ブロック半導体領域の材料として、InP半導体と異なりGaAs半導体に格子整合しておりInP半導体より高いバンドギャップを有する半導体材料を用いることができる。これらの半導体光素子における活性層に係わるヘテロ障壁は、InGaAsP半導体及びInP半導体から成る半導体光素子におけるヘテロ障壁に比べて大きくできる。

【0012】

これらの半導体光素子では、第1導電型半導体領域が示すフォトルミネッセンス波長値は、活性層が示すフォトルミネッセンス波長値より短い。第2導電型半導体層が示すフォトルミネッセンス波長値は、活性層が示すフォトルミネッセンス波長値より短い。電流ブロック半導体領域が示すフォトルミネッセンス波長値は、活性層が示すフォトルミネッセンス波長値より短い。フォトルミネッセンス波長値は、材料のバンドギャップエネルギーに対応する波長値に等しい。

【0013】

本発明の半導体光素子では、活性層は、0.9マイクロメートル以上の波長を有する光を発生できるように構成されている。

【0014】

本発明の半導体光素子では、第1導電型半導体領域は、活性層及び第2導電型半導体層のエッチングのためのエッチング停止層として機能する材料から構成されることができる。

【0015】

本発明の半導体光素子では、活性層のIII-V系化合物半導体は、III族として少なくともガリウム元素を少なくとも含むと共に、V族として少なくとも砒素元

素を更に含むことができる。

【0016】

本発明の半導体光素子では、活性層の屈折率は、第1導電型半導体領域、第2導電型半導体層及び電流ブロック半導体領域の屈折率より大きい。この構造によれば、活性層に光を閉じ込めることができる。

【0017】

本発明の半導体光素子は、III-V族化合物半導体を含む別の半導体層を更に備えることができる。別の半導体層は、第1導電型半導体領域と活性層との間および第2導電型半導体層と活性層との間の少なくともいずれかに設けられている。III-V族化合物半導体は、活性層が示すフォトルミネッセンス波長値と第1導電型半導体領域が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示している。III-V族化合物半導体は、活性層が示すフォトルミネッセンス波長値と第2導電型半導体層が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示す。

【0018】

このフォトルミネッセンス波長の関係によれば、別の半導体層を導入することによりヘテロ接合界面におけるスパイク、ノッチの発生が抑制され、活性層と第1導電型半導体領域又は第2導電型半導体層とのヘテロ障壁が緩和される。

【0019】

本発明の半導体光素子は、第1及び第2のSCH層を更に備えることができる。第1のSCH層は、第1導電型半導体領域と活性層との間に設けられている。第2のSCH層は、活性層と第2導電型半導体層との間に設けられている。第1及び第2のSCH層は、屈折率及びフォトルミネッセンス波長値が第1導電型半導体領域及び第2導電型半導体領域と活性層との間の材料を用いて構成される。

【0020】

第1及び第2のSCH半導体層は、電流の閉じ込めと、光の閉じ込めを別個に行うことを可能にする。SCH層の挿入により、活性層への光閉じ込めが強められ、閾値電流の低減、温度特性の向上等、発振特性の改善が得られる。

【0021】

SCH層を備える半導体光素子は、III-V族化合物半導体を含む別の半導体層を更に備えることができる。別の半導体層は、第1導電型半導体領域と第1のSCH層との間および第2導電型半導体層と第2のSCH層との間の少なくともいずれかに設けられている。III-V族化合物半導体は、第1のSCH層が示すフォトルミネッセンス波長値と第1導電型半導体領域が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示す。III-V族化合物半導体は、第2のSCH層が示すフォトルミネッセンス波長値と第2導電型半導体層が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示す。このフォトルミネッセンス波長の関係によれば、別の半導体層を導入することによりヘテロ接合界面におけるスパイク、ノッチの発生が抑制され、SCH層と第1導電型半導体領域又は第2導電型半導体層とのヘテロ障壁が緩和される。フォトルミネッセンス波長値は、材料のバンドギャップエネルギーに対応する波長値に等しい。

【0022】

本発明の半導体光素子では、電流ブロック半導体領域は、第1の電流ブロック層及び第2の電流ブロック層を備えることができる。第1の電流ブロック層の導電型は第2の電流ブロック層の導電型と異なる。電流ブロック半導体領域は、互いに逆導電型の半導体層を含むので、第1の電流ブロック層と第2の電流ブロック層とから成るpn接合を利用して電流をブロックできる。

【0023】

本発明の半導体光素子では、第1導電型半導体領域及び第2導電型半導体層並びに第1及び第2の電流ブロック層の各々は、GaAs半導体に格子整合する(Al_xGa_{1-x}) $_{1-y}$ In $_{1-y}$ P半導体から構成されることができる。Xの値は0以上1以下の範囲にある。この半導体材料を用いると、活性層と電流ブロック半導体層との間のキャリア閉じ込め、活性層と第1導電型半導体領域及び第2導電型半導体層との間のキャリア閉じ込めを共に向上することを可能にする。

【0024】

本発明の半導体光素子では、第1導電型半導体領域及び第2導電型半導体層並びに第1及び第2の電流ブロック層の各々は、 Al_xGa_{1-x} As半導体から構成

されることができる。Xの値は0以上1以下の範囲にある。この半導体材料を用いると、活性層と電流ブロック半導体層との間のキャリア閉じ込め、活性層と第1導電型半導体領域及び第2導電型半導体層との間のキャリア閉じ込めを共に向上することを可能にする。

【0025】

本発明の半導体光素子では、第1及び第2のSCH層の各々は、GaAs半導体に格子整合する $Ga_xIn_{1-x}As_yP_{1-y}$ 半導体(約 $0.5 \leq X \leq 1$ 、 $0 \leq Y \leq 1$)、または $Al_xGa_{1-x}As$ 半導体($0 \leq X \leq 1$)から構成されることができる。これらの材料によれば、第1及び第2のSCH半導体層のフォトルミネッセンス波長値及び屈折率が、第1導電型半導体領域及び第2導電型半導体層のフォトルミネッセンス波長値及び屈折率と活性層のフォトルミネッセンス波長値及び屈折率との間の値にそれぞれ設定され、活性層への光とキャリアの閉じ込めを実現できる。

【0026】

本発明の半導体光素子では、第1及び第2の電流ブロック半導体層の各々は、III族元素としてアルミニウムを含まないIII-V族化合物半導体から構成されることができる。この半導体光素子の第1及び第2の電流ブロック半導体層は、酸化されやすいアルミニウムを含まない。

【0027】

本発明の半導体光素子では、第1及び第2の電流ブロック半導体層、第1導電型半導体領域並びに第2導電型半導体層の各々は、III族元素としてアルミニウムを含まないIII-V族化合物半導体から構成されることができる。この半導体光素子は、酸化されやすいアルミニウムを含まない。

【0028】

本発明の半導体光素子では、GaAs半導体の表面は、GaAs半導体層及びガリウム砒素基板のいずれかにより提供されるようにしてもよい。GaAs半導体層は、ガリウム砒素と異なる半導体の基板上に設けられていてもよい。

【0029】

ガリウム砒素基板は、高品質、大口径のものを安く入手できるので、これをG

a A s 半導体表面に用いると、半導体光素子の生産性向上やコストダウンが実現できる。また、G a A s 半導体層を用いると、ガリウム砒素と異なる半導体基板上(例えば、シリコン(S i)基板)にG a A s 半導体表面を設けることができるので、設計の自由度が増し、半導体光素子の構造の最適化や、異種基板上に構成される、光デバイス及び電子デバイスの集積等がより容易になる。

【 0 0 3 0 】

本発明の半導体光素子は、半導体レーザ素子、半導体光増幅素子、及び電界吸収型変調素子の少なくともいずれかを含むことができる。

【 0 0 3 1 】

本発明の半導体光素子では、活性層は、G a I n N A s 半導体、G a N A s 半導体、G a N A s S b 半導体、G a N A s P 半導体、G a N A s S b P 半導体、G a I n N A s S b 半導体、G a I n N A s P 半導体、及びG a I n N A s S b P 半導体の少なくともいずれかの半導体材料から構成されることができる。

【 0 0 3 2 】

本発明の上記の目的及び他の目的、特徴、並びに利点は、添付図面を参照して進められる本発明の好適な実施の形態の以下の詳細な記述からより容易に明らかになる。

【 0 0 3 3 】

【発明の実施の形態】

本発明の知見は、例示として示された添付図面を参照して以下の詳細な記述を考慮することによって容易に理解できる。引き続いて、添付図面を参照しながら、本発明の半導体光素子に係わる実施の形態を説明する。可能な場合には、同一の部分に同一の符号を付する。

【 0 0 3 4 】

(第 1 の実施の形態)

図 1 は、第 1 の実施の形態の半導体発光素子を示す斜視図である。図 1 には、X Y Z 座標系 S が描かれている。図 2 (a) は、図 1 に示された I - I 線に沿った断面図である。図 2 (b) は、図 2 (a) に示された II - II 線に沿ったバンドギャップを示すダイアグラムである。図 2 (c) は、図 2 (a) に示された II - II 線に沿った

屈折率を示すダイアグラムである。図 2 (d) は、図 2 (a) に示された III-III 線に沿ったバンドギャップを示すダイアグラムである。図 2 (e) は、図 2 (a) に示された III-III 線に沿った屈折率を示すダイアグラムである。

【 0 0 3 5 】

図 1 及び図 2 (a) を参照すると、埋め込みヘテロ構造半導体レーザ素子といった半導体発光素子 1 が示されている。この半導体光素子 1 は、第 1 導電型半導体領域 3 と、活性層 5 と、第 2 導電型半導体層 7 と、電流ブロック半導体領域 9 とを備える。第 1 導電型半導体領域 3 は、GaAs 半導体の表面上に設けられており、第 1 及び第 2 の半導体部 3 a、3 b を有する。第 1 の半導体部 3 a は、第 1 の領域 3 c と、第 1 の領域 3 c の両側に位置する第 2 の領域 3 d と有する主面を備えている。第 1 の領域 3 c は、所定の軸の方向に伸びている。第 2 の半導体部 3 b は、第 1 の半導体部 3 a の第 1 の領域 3 c 上に設けられている。第 2 の半導体部 3 b は、一对の側面 3 e を有する。活性層 5 は、第 1 導電型半導体領域 3 の第 2 の半導体部 3 b 上に設けられている。活性層 5 は、一对の側面 5 a を有している。第 2 導電型半導体層 7 は、活性層 5 上に設けられている。第 2 導電型半導体層 7 は、一对の側面 7 a を有している。電流ブロック半導体領域 9 は、第 1 導電型半導体領域 3 の第 1 の半導体部 3 a の第 2 の領域 3 d 上、第 2 の半導体部 3 b の各側面 3 e 上及び活性層 5 の各側面 5 a 上及び第 2 導電型半導体層 7 の各側面 7 a 上に設けられている。活性層 5 は、V 族として少なくとも窒素元素を含む III-V 系化合物半導体から構成されている。

【 0 0 3 6 】

半導体光素子 1 においては、V 族として少なくとも窒素元素を含む III-V 系化合物半導体から構成される活性層 5 を GaAs 基板上に形成できるので、第 1 導電型半導体領域 3、第 2 導電型半導体層 7、及び電流ブロック半導体領域 9 の材料として、InP 半導体と異なり GaAs 半導体に格子整合しており InP 半導体より高いバンドギャップを有する半導体材料を用いることができる。これらの半導体光素子における活性層に係わるヘテロ障壁は、InGaAsP 半導体及び InP 半導体から成る半導体光素子におけるヘテロ障壁に比べて大きくできる。

【0037】

また、半導体光素子1は埋め込みヘテロ構造を備えるので、リッジ構造の半導体レーザに比べてキャリアの閉じ込め性に優れる。その結果、埋め込みヘテロ構造の半導体レーザは、無効電流の減少や、キャリアと光子との相互作用の強化により、閾値電流の低下や微分効率の向上といった改善が得られる。

【0038】

第1導電型半導体領域3はIII-V族化合物半導体から構成されており、このIII-V族化合物半導体を示すフォトルミネッセンス波長値は、活性層5が示すフォトルミネッセンス波長値より小さい。第2導電型半導体層7はIII-V族化合物半導体から構成されており、このIII-V族化合物半導体を示すフォトルミネッセンス波長値は、活性層5が示すフォトルミネッセンス波長値より小さい。ここで、フォトルミネッセンス波長値は、材料のバンドギャップエネルギーに対応する波長値に等しい。図2(b)のバンドギャップダイアグラムに示されるように、第1導電型半導体領域3及び第2導電型半導体層7は、キャリアを活性層5に閉じ込めるように働く。結果として、第1導電型半導体領域3は第1導電型クラッド層として働くことができ、第2導電型半導体層7は第2導電型クラッド層として働くことができる。活性層5は、第1導電型半導体領域3及び第2導電型半導体層7から注入され閉じ込められたキャリアから光を発生する。

【0039】

図2(b)に示されるように、半導体発光素子1のクラッド層のバンドギャップ値 ΔE_0 は、 $\text{InP}/\text{InGaAsP}$ 半導体発光素子の InP 半導体から成るクラッド層のバンドギャップ値 ΔE_{InP} に比べて大きいので、半導体発光素子1は $\text{InP}/\text{GaInAsP}$ 半導体発光素子に比べてy方向のキャリア閉じ込め性に優れる。

【0040】

電流ブロック半導体領域9は、III-V族化合物半導体から構成されており、このIII-V族化合物半導体を示すフォトルミネッセンス波長値は、活性層5が示すフォトルミネッセンス波長値より小さい。結果として、図2(d)のバンドギャップダイアグラムに示されるように、電流ブロック半導体領域9は、電流プロ

ック半導体層として働くことができる。図 2 (d) に示されるように、半導体発光素子 1 の電流ブロック半導体層のバンドギャップ値 ΔE_B は、 $\text{InP}/\text{InGaAsP}$ 半導体発光素子の InP 半導体から成る電流ブロック半導体層のバンドギャップ値 ΔE_{InP} に比べて大きいので、半導体発光素子 1 は $\text{InP}/\text{GaInAsP}$ 半導体発光素子に比べて x 方向のキャリア閉じ込め性に優れる。

【 0 0 4 1 】

図 2 (c) の屈折率分布に示されるように、第 1 導電型半導体領域 3 が示す屈折率は、活性層 5 が示す屈折率より小さい。第 2 導電型半導体層 7 が示す屈折率は、活性層 5 が示す屈折率より小さい。故に、第 1 導電型半導体領域 3 及び第 2 導電型半導体層 7 は、活性層 5 において発生された光を y 方向において活性層 5 に閉じ込めるように働く。結果として、第 1 導電型半導体領域 3 は光学的なクラッド層として働き、第 2 導電型半導体層 7 は光学的なクラッド層として作用する。

【 0 0 4 2 】

電流ブロック半導体領域 9 は、III-V 族化合物半導体から構成されており、この III-V 族化合物半導体 が示す屈折率は、活性層 5 が示す屈折率より小さい。結果として、電流ブロック半導体領域 9 は、活性層 5 において発生された光を活性層 5 に閉じ込めるように働き、光学的なクラッド層として作用する。

【 0 0 4 3 】

半導体光素子 1 は、半導体基板 1 1 を更に備える。半導体基板 1 1 としては GaAs 半導体基板が例示される。第 1 導電型半導体領域 3 が設けられた GaAs 半導体の表面は、 GaAs 半導体基板によって提供される。半導体基板 1 1 の主面 1 1 a 上には、第 1 導電型半導体領域 3 が設けられている。第 1 導電型半導体領域 3 は、半導体基板 1 1 の主面 1 1 a 上に設けられた第 1 の部分 3 a と、第 1 の部分 3 a 上に設けられた第 2 の部分 3 b とを有する。第 1 導電型半導体領域 3 の第 2 の部分 3 b は、リッジ形状を成しており、電流ブロック半導体領域 9 の間に位置している。また、活性層 5 及び第 2 導電型半導体層 7 は、リッジ形状を成しており、電流ブロック半導体領域 9 の間に位置している。活性層 5 は、第 1 導電型半導体領域 3 の第 2 の部分 3 b と第 2 導電型半導体層 7 との間に位置している。第 1 導電型半導体領域 3 の第 2 の部分 3 b、活性層 5 及び第 2 導電型半導体

層 7 は、半導体リッジ部 1 3 を形成する。半導体リッジ部 1 3 は、所定の軸方向に伸びている。半導体リッジ部 1 3 において、活性層 5 には、第 1 導電型半導体領域 3 の第 2 の部分 3 b 及び第 2 導電型半導体層 7 からキャリアが注入される。

【 0 0 4 4 】

半導体光素子 1 は、電流ブロック半導体領域 9 及び半導体リッジ部 1 3 上に設けられた第 2 導電型半導体層 1 5 を更に備える。第 2 導電型半導体層 1 5 が示すフォトルミネッセンス波長値は、第 2 導電型半導体層 7 が示すフォトルミネッセンス波長値と同じか、それ以下であり、且つ活性層 5 が示すフォトルミネッセンス波長値より小さい。第 2 導電型半導体層 1 5 が示す屈折率は、第 2 導電型半導体層 7 が示す屈折率と同じか、又はそれ以下であり、且つ活性層 5 が示す屈折率より小さい。したがって、第 2 導電型半導体層 1 5 は、活性層 5 において発生された光及び注入されたキャリアを活性層 5 に閉じ込めるように働く。結果として、第 2 導電型半導体層 1 5 は光学的なクラッド層として働くことができる。

【 0 0 4 5 】

このような屈折率の構造及びバンドギャップの構造を備える半導体光素子 1 によれば、水平・垂直方向に関するキャリア閉じ込め性が強化され、InP 半導体 / GaInAsP 半導体から成る半導体レーザ素子に比べて、閾値電流の低減、スロープ効率の増加、温度特性の改善が得られる。

【 0 0 4 6 】

半導体光素子 1 は、第 2 導電型半導体層 1 7 と、電極 2 1 と、電極 2 3 とを更に備える。第 2 導電型半導体層 1 7 は、第 2 導電型半導体層 1 5 上に設けられている。電極 2 1 は、第 2 導電型半導体層 1 7 上に設けられている。電極 2 1 は、半導体リッジ部 1 3 が伸びる方向に伸びている。電極 2 3 は、基板 1 1 の裏面 1 1 b に設けられている。第 2 導電型半導体層 1 7 のバンドギャップは、第 2 導電型半導体層 1 5 のバンドギャップより小さい。故に、電極 2 1 と第 2 導電型半導体層 1 7 との間にオーミックコンタクトを形成することが容易になる。結果として、第 2 導電型半導体層 1 7 はコンタクト層として働く。

【 0 0 4 7 】

半導体光素子 1 において、電流ブロック半導体領域 9 は、第 1 の電流ブロック

層 9 a 及び第 2 の電流ブロック層 9 b を備えることができる。第 1 の電流ブロック層 9 a の導電型は第 2 の電流ブロック層 9 b の導電型と異なる。電流ブロック半導体領域 9 は、互いに逆導電型の半導体層を含むので、第 1 の電流ブロック層 9 a と第 2 の電流ブロック層 9 b とから成る p n 接合を利用して電流をブロックできる。第 1 の電流ブロック層 9 a は、第 2 導電型半導体から構成され、第 2 の電流ブロック層 9 b は、第 1 導電型半導体から構成されることができる。

【 0 0 4 8 】

図 1 及び図 2 (a) に示された半導体光素子 1 においては、第 1 の電流ブロック層 9 a は、第 1 導電型半導体から構成される第 2 の電流ブロック層 9 b 及び第 1 導電型半導体領域 3 との間に位置し、第 2 の電流ブロック層 9 b は、第 2 導電型半導体から構成される第 1 の電流ブロック層 9 a 及び第 2 導電型半導体層 1 5 との間に位置する。故に、第 2 導電型半導体層 1 5 、第 1 導電型半導体領域 3 、電流ブロック半導体領域 9 により、p n p n 構造又は n p n p 構造を構成する。

【 0 0 4 9 】

半導体発光素子 1 の構成を示す第 1 の実施例を示せば、

第 1 導電型半導体領域 3 :

n 型の A l G a I n P 又は G a I n P

活性層 5 : アンドープ (u n) G a I n N A s 、 u n - G a N A s 、

u n - G a N A s S b 、 u n - G a N A s P 、

u n - G a N A s S b P 、 u n - G a I n N A s S b 、

u n - G a I n N A s P 、 又は u n - G a I n N A s S b P

第 2 導電型半導体層 7 :

p 型の A l G a I n P 半導体又は G a I n P 半導体

第 2 導電型半導体層 1 5 :

p 型の A l G a I n P 又は G a I n P

第 1 の電流ブロック半導体層 9 a : p 型 A l G a I n P 半導体、

p 型 A l G a A s 半導体、 p 型 G a A s 半導体、 又は p 型 G a I n P 半導体

第 2 の電流ブロック半導体層 9 b : n 型 A l G a I n P 半導体

n 型 G a I n P 半導体、 n 型 A l G a A s 半導体、 又は n 型 G a A s 半導体

基板 11 : n 型高濃度 GaAs 基板

コンタクト層 17 : p 型 GaAs 半導体

である。この実施例における半導体光素子 1 では、第 1 導電型半導体領域 3 及び第 2 導電型半導体層 7 は GaAs 半導体に格子整合する $(Al_xGa_{1-x})_{1-y}In_yP$ 半導体から構成され、第 1 及び第 2 の電流ブロック層 9a、9b の各々は、 $Al_xGa_{1-x}As$ 半導体、または GaAs 半導体に格子整合する $(Al_xGa_{1-x})_{1-y}In_yP$ 半導体から構成されることができる。これらの結晶において、X の値は 0 以上 1 以下の範囲にある。この半導体材料を用いると、活性層 5 と電流ブロック半導体領域 9 との間のキャリア閉じ込めと、活性層 5 と第 1 導電型半導体領域 3 及び第 2 導電型半導体層 7 との間のキャリア閉じ込めを共に向上することを可能にする。

【0050】

半導体発光素子 1 の構成を示す第 2 の実施例を示せば、

第 1 導電型半導体領域 3 :

n 型の AlGaAs 半導体又は GaAs 半導体

活性層 5 : un-GaInNAs、un-GaNAs、

un-GaNAsSb、un-GaNAsP、

un-GaNAsSbP、un-GaInNAsSb、

un-GaInNAsP、又は un-GaInNAsSbP

第 2 導電型半導体層 7 :

p 型の AlGaAs 半導体または GaAs 半導体

第 2 導電型半導体層 15 : p 型の AlGaAs 半導体

または GaAs 半導体

第 1 の電流ブロック半導体層 9a : p 型 AlGaInP 半導体

p 型 AlGaAs 半導体、p 型 GaAs 半導体、又は p 型 GaInP 半導体

第 2 の電流ブロック半導体層 9b : n 型 AlGaInP 半導体

n 型 GaInP 半導体、n 型 AlGaAs 半導体、又は n 型 GaAs 半導体

基板 11 : n 型高濃度 GaAs 基板

コンタクト層 17 : p 型 GaAs 半導体

である。この実施例における半導体光素子 1 では、第 1 導電型半導体領域 3 及び第 2 導電型半導体層 7 は、 $Al_xGa_{1-x}As$ 半導体から構成され、第 1 及び第 2 の電流ブロック層 9 a、9 b の各々は、 $Al_xGa_{1-x}As$ 半導体、または $GaAs$ 半導体に格子整合する $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体から構成されることが出来る。これらの結晶において、 x の値は 0 以上 1 以下の範囲にある。この半導体材料を用いると、活性層 5 と電流ブロック半導体領域 9 との間のキャリア閉じ込めと、活性層 5 と第 1 導電型半導体領域 3 及び第 2 導電型半導体層 7 との間のキャリア閉じ込めを共に向上できる。

【0051】

上記の半導体材料から構成される半導体光素子 1 では、活性層 5 は、0.9 マイクロメートル以上の波長を有する光を発生できるように構成される。

【0052】

InP 半導体は、図 2 (b) に示される ΔE_{InP} を有する。図 2 (b) から理解されるように、 ΔE_0 は、 ΔE_{InP} より大きい。つまり、 $GaInNAs$ 半導体、 $GaNAs$ 半導体、 $GaNAsSb$ 半導体、 $GaNAsP$ 半導体、 $GaNAsSbP$ 半導体、 $GaInNAsSb$ 半導体、 $GaInNAsP$ 半導体又は $GaInNAsSbP$ 半導体のいずれかの半導体から構成される活性層 5 と、 ΔE_0 を有するクラッド層 (p 型 $AlGaInP$ 半導体、n 型 $AlGaInP$ 半導体、p 型 $AlGaAs$ 半導体または n 型 $AlGaAs$ 半導体) とのバンドギャップの差は、 InP 半導体 (バンドギャップエネルギー: 2.16×10^{-19} ジュール (1.35 eV)) / $GaInAsP$ 半導体から成るヘテロ接合のバンドギャップに比べて大きくできる。この説明は、図 2 (d) に示される活性層 5 及び電流ブロック半導体領域 9 にも同様に適用される。

【0053】

図 3 (a) は、本発明の半導体光素子の変形例を示す断面図である。図 3 (b) は、図 3 (a) に示された IV-IV 線に沿ったバンドギャップを示す図面である。図 3 (c) は、図 3 (a) に示された IV-IV 線に沿った屈折率を示す図面である。半導体光素子 1 a は、第 1 の SCH 層 2 5 及び第 2 の SCH 層 2 7 を更に備えることができる。第 1 の SCH 層 2 5 は、第 1 導電型半導体領域 3 と活性層 5 との間

に設けられている。第 2 の SCH 層 2 7 は、活性層 5 と第 2 導電型半導体層 7 との間に設けられている。第 1 の SCH 層 2 5 及び第 2 の SCH 層 2 7 は、電流ブロック領域 9 の間に設けられている。第 1 導電型半導体領域 3 の第 2 の部分 3 b、活性層 5、第 2 導電型半導体層 7、第 1 の SCH 層 2 5 及び第 2 の SCH 層 2 7 は、半導体リッジ部 1 3 a を形成する。

【 0 0 5 4 】

第 1 の SCH 層 2 5 は、活性層 5 が示すフォトルミネッセンス波長値と第 1 導電型半導体領域 3 が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示している。第 2 の SCH 層 2 7 は、活性層 5 が示すフォトルミネッセンス波長値と第 2 導電型半導体層 7 が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示している。活性層 5 には、第 1 の SCH 層 2 5 及び第 2 の SCH 層 2 7 を介して第 1 導電型半導体領域 3 の第 2 の部分 3 b 及び第 2 導電型半導体層 7 からキャリアが注入される。図 3 (b) に示されるように、半導体光素子 1 a において、注入されたキャリアは、第 1 の SCH 層 2 5 及び第 2 の SCH 層 2 7 の働きによって活性層 5 に閉じ込められる。

【 0 0 5 5 】

第 1 の SCH 層 2 5 は、活性層 5 が示す屈折率と第 1 導電型半導体領域 3 が示す屈折率との間の屈折率値を示している。第 2 の SCH 層 2 7 は、活性層 5 が示す屈折率と第 2 導電型半導体層 7 が示す屈折率との間の屈折率値を示している。図 3 (c) に示されるように、第 1 導電型半導体領域 3 及び第 2 導電型半導体層 7 は、活性層 5 において発生された光を活性層 5、第 1 の SCH 層 2 5 及び第 2 の SCH 層 2 7 に閉じ込めるように働く。

【 0 0 5 6 】

第 1 及び第 2 の SCH 半導体層 2 5、2 7 は、電流の閉じ込めと、光の閉じ込めを別個に行うことを可能にする。これらの SCH 層の挿入により、活性層 5 への光閉じ込めが強められ、閾値電流の低減、温度特性の向上等、発振特性の改善が得られる。

【 0 0 5 7 】

第 1 及び第 2 の SCH 層の各々は、GaAs 半導体に格子整合する Ga_xIn_1

$_{1-x}A s_y P_{1-y}$ 半導体 (約 $0.5 \leq X \leq 1$, $0 \leq Y \leq 1$) または $A l_x G a_{1-x} A s$ 半導体 ($0 \leq X \leq 1$) から構成されることができる。半導体発光素子 1 a の構成の第 1 の実施例及び第 2 の実施例として、

第 1 及び第 2 の SCH 半導体層 2 5 及び 2 7 : $un-A l_x G a_{1-x} A s$ ($0 \leq X \leq 1$)、

$un-G a A s$ 、又は $G a A s$ 半導体に格子整合する $un-G a_x I n_{1-x} A s_y P_{1-y}$ (約 $0.5 \leq X \leq 1$, $0 \leq Y \leq 1$)

がある。 $G a I n A s P$ 半導体は、 $G a A s$ 半導体に格子整合するように設けられる。これらの材料によれば、第 1 及び第 2 の SCH 半導体層 2 5 及び 2 7 の屈折率及びフォトルミネッセンス波長値が、第 1 導電型半導体領域 3 及び第 2 導電型半導体層 7 の屈折率及びフォトルミネッセンス波長値と活性層 5 の屈折率及びフォトルミネッセンス波長値との間の値に設定されるので、活性層 5 への光とキャリアの閉じ込めを実現できる。

【 0 0 5 8 】

図 4 (a) は、本発明の半導体光素子の変形例を示す断面図である。図 4 (b) は、図 4 (a) に示された V-V 線に沿ったバンドギャップを示す図面である。図 4 (c) は、図 4 (a) に示された V-V 線に相当する線に沿って取られた別の半導体光素子のバンドギャップを示す図面である。半導体光素子 1 b は、III-V 族化合物半導体を含む別の半導体層 2 9 を更に備えることができる。別の半導体層 2 9 は、第 1 導電型半導体領域 3 と活性層 5 との間および第 2 導電型半導体層 7 と活性層 5 との間の少なくともいずれかの位置に設けられている。半導体光素子 1 b では、別の半導体層 2 9 は、第 2 導電型半導体層 7 と活性層 5 との間に設けられているとき、別の半導体層 2 9 の III-V 族化合物半導体は、図 4 (b) に示されるように、活性層 5 が示すフォトルミネッセンス波長値と第 2 導電型半導体層 7 が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示す。また、別の半導体層 2 9 は、第 1 導電型半導体領域 3 と活性層 5 との間に設けられているとき、別の半導体層 2 9 の III-V 族化合物半導体は、活性層 5 が示すフォトルミネッセンス波長値と第 1 導電型半導体領域 3 が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示している。第 1 導電型

半導体領域 3 の第 2 の部分 3 b、活性層 5、第 2 導電型半導体層 7 及び別の半導体層 2 9 は、半導体リッジ部 1 3 b を形成する。

【 0 0 5 9 】

このフォトルミネッセンス波長関係によれば、別の半導体層 2 9 の導入によりヘテロ接合界面におけるスパイク、ノッチの発生が抑制され、活性層 5 と第 1 導電型半導体領域 3 又は第 2 導電型半導体層 7 とのヘテロ障壁が緩和される。

【 0 0 6 0 】

図 4 (a) に示された半導体発光素子 1 b は、第 2 導電型半導体層 7 と活性層 5 との間に設けられた別の半導体層 2 9 を備えるけれども、図 4 (c) に示されるように、別の半導体層 2 9 は、第 1 導電型半導体層 3 と活性層 5 との間に設けられてもよい。また、一对の別の半導体層を活性層 5 の両側に設けることができる。

【 0 0 6 1 】

半導体発光素子 1 b の構成における第 1 の実施例及び第 2 の実施例として、半導体層 2 9 : p 型 AlGaAs、p 型 AlGaInP、p 型 GaInP、又は p 型 GaInAsP がある。

【 0 0 6 2 】

図 5 は、本発明の半導体光素子の変形例を示す断面図である。図 5 に示される半導体光素子 1 c は、III-V 族化合物半導体を含む別の半導体層 3 1 と、SCH 層 2 5、2 7 との両方を備えることができる。別の半導体層 3 1 は、第 2 導電型半導体層 7 と第 2 の SCH 層 2 7 との間に設けられる。半導体光素子 1 c のように、別の半導体層 3 1 が第 2 導電型半導体層 7 と第 2 の SCH 層 2 7 との間に設けられるとき、別の半導体層 3 1 の III-V 族化合物半導体は第 2 の SCH 層 2 7 が示すフォトルミネッセンス波長値と第 2 導電型半導体層 7 が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示す。また、別の半導体層 3 1 が第 1 導電型半導体領域 3 と第 1 の SCH 層 2 5 との間に設けられるとき、別の半導体層 3 1 の III-V 族化合物半導体は、第 1 の SCH 層 2 5 が示すフォトルミネッセンス波長値と第 1 導電型半導体領域 3 が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を有する。第 1 導電型半導体

領域 3 の第 2 の部分 3 b、活性層 5、第 2 導電型半導体層 7、第 1 及び第 2 の SCH 層 2 7 及び 2 5 並びに別の半導体層 3 1 は、半導体リッジ部 1 3 c を構成する。

【 0 0 6 3 】

別の半導体層 3 1 は、第 1 導電型半導体領域 3 と第 1 の SCH 層 2 5 との間および第 2 導電型半導体層 7 と第 2 の SCH 層 2 7 との間の少なくともいずれかの位置に設けられていてもよい。

【 0 0 6 4 】

上記のフォトルミネッセンス波長の関係によれば、別の半導体層 3 1 を導入することによりヘテロ接合界面におけるスパイク、ノッチの発生が抑制され、第 1 の SCH 層 2 5 と第 1 導電型半導体領域 3 又は第 2 の SCH 層 2 7 と第 2 導電型半導体層 7 とのヘテロ障壁が緩和される。

【 0 0 6 5 】

半導体発光素子 1 c の構成における第 1 の実施例及び第 2 の実施例として、半導体層 3 1 : p 型 AlGaAs、p 型 AlGaInP、p 型 GaInP、又は p 型 GaInAsP がある。

【 0 0 6 6 】

(第 2 の実施の形態)

図 6 は、第 2 の実施の形態の半導体発光素子を示す斜視図である。図 6 には、XYZ 座標系 S が描かれている。図 7 (a) は、図 6 に示された VI-VI 線に沿った断面図である。図 7 (b) は、図 7 (a) に示された VII-VII 線に沿ったバンドギャップを示す図面である。図 7 (c) は、図 7 (a) に示された VII-VII 線に沿った屈折率を示す図面である。図 7 (d) は、図 7 (a) に示された VIII-VIII 線に沿ったバンドギャップを示す図面である。図 7 (e) は、図 7 (a) に示された VIIII-VIIII 線に沿った屈折率を示す図面である。図 6 及び図 7 (a) を参照すると、埋め込みヘテロ構造半導体レーザ素子といった半導体発光素子 5 1 が示されている。

【 0 0 6 7 】

この半導体光素子 5 1 は、第 1 導電型半導体領域 5 3 と、活性層 5 5 と、第 2 導電型半導体層 5 7 と、電流ブロック半導体領域 5 9 とを備える。第 1 導電型半導体領域 5 3 は、GaAs 半導体の表面上に設けられている。第 1 導電型半導体領域 5 3 は、第 1 の領域 5 3 a と、該第 1 の領域 5 3 a の両側に位置する第 2 の領域 5 3 b とを有する主面を備える。第 1 の領域 5 3 a は、所定の軸方向に伸びている。活性層 5 5 は、第 1 の領域 5 3 a 上に設けられている。活性層 5 5 は、一対の側面 5 5 a を有する。第 2 導電型半導体層 5 7 は、活性層 5 5 上に設けられている。第 2 導電型半導体層 5 7 は、一対の側面 5 7 a を有している。電流ブロック半導体領域 5 9 は、第 1 導電型半導体領域 5 3 の第 2 の領域 5 3 b 上、活性層 5 5 の各側面 5 5 a 上及び第 2 導電型半導体層 5 7 の各側面 5 7 a 上に設けられている。活性層 5 5 は、V 族として少なくとも窒素元素を含む III-V 系化合物半導体から構成される。

【 0 0 6 8 】

半導体光素子 5 1 においては、V 族として少なくとも窒素元素を含む III-V 系化合物半導体から構成される活性層 5 5 を GaAs 半導体基板上に形成できるので、第 1 導電型半導体領域 5 3、第 2 導電型半導体層 5 7、及び電流ブロック半導体領域 5 9 の材料として、InP 半導体と異なり GaAs 半導体に格子整合しており InP 半導体より高いバンドギャップを有する半導体材料を用いることができる。これらの半導体光素子における活性層に係わるヘテロ障壁は、InGaAsP 半導体及び InP 半導体から成る半導体光素子におけるヘテロ障壁に比べて大きくできる。

【 0 0 6 9 】

第 1 導電型半導体領域 5 3 は III-V 族化合物半導体から構成されており、この III-V 族化合物半導体が示すフォトルミネッセンス波長値は、活性層 5 5 が示すフォトルミネッセンス波長値より小さい。第 2 導電型半導体層 5 7 は III-V 族化合物半導体から構成されており、この III-V 族化合物半導体が示すフォトルミネッセンス波長値は、活性層 5 5 が示すフォトルミネッセンス波長値より小さい。フォトルミネッセンス波長値は、材料のバンドギャップエネルギーに対応する波長値に等しい。図 7 (b) のバンドギャップダイアグラムに示されるように

、第1導電型半導体領域53及び第2導電型半導体層57は、キャリアを活性層55に閉じ込めるように働く。結果として、第1導電型半導体領域53は第1導電型クラッド層として働き、第2導電型半導体層57は第2導電型クラッド層として働くことができる。活性層55は、第1導電型半導体領域53及び第2導電型半導体層57から注入され閉じ込められたキャリアから光を発生する。図7(b)に示されるように、半導体発光素子51は、 $\text{InP}/\text{InGaAsP}$ 半導体発光素子の InP 半導体クラッド層のバンドギャップ値 ΔE_{InP} より大きいバンドギャップ値 ΔE_0 のクラッド層を有し、 $\text{InP}/\text{InGaAsP}$ 半導体発光素子に比べてY方向のキャリア閉じ込め性に優れる。

【0070】

電流ブロック半導体領域59は、III-V族化合物半導体から構成されており、このIII-V族化合物半導体が示すフォトルミネッセンス波長値は、活性層55が示すフォトルミネッセンス波長値より小さい。結果として、図7(d)に示されるように、電流ブロック半導体領域59は、電流ブロック半導体層として働くことができる。半導体発光素子51は、 $\text{InP}/\text{InGaAsP}$ 半導体発光素子の InP 電流ブロック半導体層のバンドギャップ値 ΔE_{InP} より大きなバンドギャップ値 ΔE_B の電流ブロック半導体層を有し、 $\text{InP}/\text{InGaAsP}$ 半導体発光素子に比べてX方向のキャリア閉じ込め性に優れる。

【0071】

図7(c)の屈折率分布に示されるように、第1導電型半導体領域53が示す屈折率は、活性層55が示す屈折率より小さい。第2導電型半導体層57が示す屈折率は、活性層55が示す屈折率より小さい。故に、第1導電型半導体領域53及び第2導電型半導体層57は、活性層55において発生された光を活性層55に閉じ込めるように働く。結果として、第1導電型半導体領域53は光学的なクラッド層として働き、第2導電型半導体層57は光学的なクラッド層として作用する。

【0072】

電流ブロック半導体領域59は、III-V族化合物半導体から構成され、このIII-V族化合物半導体が示す屈折率は、活性層55が示す屈折率より小さい。電

流ブロック半導体領域 5 9 は、活性層 5 5 において発生された光を活性層 5 5 に閉じ込めるように働き、光学的なクラッド層として作用する。

【 0 0 7 3 】

半導体光素子 5 1 は、半導体基板 6 1 を更に備える。半導体基板 6 1 としては GaAs 半導体基板が例示される。第 1 導電型半導体領域 5 3 が設けられた GaAs 半導体の表面は、GaAs 半導体基板によって提供される。半導体基板 6 1 の主面 6 1 a 上には、第 1 導電型半導体領域 5 3 が設けられる。活性層 5 5 及び第 2 導電型半導体層 5 7 は、電流ブロック半導体領域 5 9 の間に位置し、リッジ形状を成す。活性層 5 5 は、第 1 導電型半導体領域 5 3 の第 1 の部分 5 3 a と第 2 導電型半導体層 5 7 との間に位置する。活性層 5 5、6 3 及び第 2 導電型半導体層 5 7 は、半導体リッジ部 6 3 を構成する。半導体リッジ部 6 3 は、所定の軸方向に伸びる。半導体リッジ部 6 3 では、活性層 5 5 には、第 1 導電型半導体領域 5 3 の第 1 の部分 5 3 a 及び第 2 導電型半導体層 5 7 からキャリアが注入される。

【 0 0 7 4 】

半導体光素子 5 1 は、電流ブロック半導体領域 5 9 及び半導体リッジ部 6 3 上に設けられた第 2 導電型半導体層 6 5 を更に備える。第 2 導電型半導体層 6 5 が示すフォトルミネッセンス波長値は、第 2 導電型半導体層 5 7 が示すフォトルミネッセンス波長値と同じか、それ以下であり、且つ活性層 5 5 が示すフォトルミネッセンス波長値より小さい。第 2 導電型半導体層 6 5 が示す屈折率は、第 2 導電型半導体層 5 7 が示す屈折率と同じか、それ以下であり、且つ活性層 5 5 が示す屈折率より小さい。したがって、第 2 導電型半導体層 6 5 は、活性層 5 5 において発生された光及び注入されたキャリアを活性層 5 5 に閉じ込めるように働く。結果として、第 2 導電型半導体層 6 5 は第 2 導電型クラッド層として働くことができる。

【 0 0 7 5 】

半導体光素子 5 1 は、第 2 導電型半導体層 6 7 と、電極 7 1 と、電極 7 3 とを更に備える。第 2 導電型半導体層 6 7 は、第 2 導電型半導体層 6 5 上に設けられる。電極 7 1 は、第 2 導電型半導体層 6 7 上に設けられる。電極 7 1 は、半導体

リッジ部 6 3 が伸びる方向に伸びる。電極 7 3 は、基板 6 1 の裏面 6 1 b に設けられる。第 2 導電型半導体層 6 7 のバンドギャップは、第 2 導電型半導体層 6 5 のバンドギャップより小さい。故に、電極 7 1 と第 2 導電型半導体層 6 7 との間にオーミックコンタクトを得ることが容易になる。結果として、第 2 導電型半導体層 6 7 はコンタクト層として働く。

【 0 0 7 6 】

半導体光素子 5 1 では、電流ブロック半導体領域 5 9 は、第 1 の電流ブロック層 5 9 a 及び第 2 の電流ブロック層 5 9 b を備えることができる。第 1 の電流ブロック層 5 9 a の導電型は第 2 の電流ブロック層 5 9 b の導電型と異なる。電流ブロック半導体領域 5 9 は、互いに逆導電型の半導体層を含むので、第 1 の電流ブロック層 5 9 a と第 2 の電流ブロック層 5 9 b とから成る p n 接合を利用して電流をブロックできる。第 1 の電流ブロック層 5 9 a は、第 2 導電型半導体から構成でき、第 2 の電流ブロック層 5 9 b は、第 1 導電型半導体から構成できる。

【 0 0 7 7 】

半導体光素子 5 1 では、第 1 の電流ブロック層 5 9 a は、第 1 導電型半導体から構成される第 2 の電流ブロック層 5 9 b と第 1 導電型半導体領域 5 3 との間に位置しており、第 2 の電流ブロック層 5 9 b は、第 2 導電型半導体から構成される第 1 の電流ブロック層 5 9 a と第 2 導電型半導体層 6 5 との間に位置している。故に、第 2 導電型半導体層 6 5、第 1 導電型半導体領域 5 3、電流ブロック半導体領域 5 9 により、p n p n 構造又は n p n p 構造を構成する。

【 0 0 7 8 】

半導体発光素子 5 1 の構成を示す第 1 の実施例を示せば、
第 1 導電型半導体領域 5 3 :

n 型の AlGaInP 半導体又は GaInP 半導体

活性層 5 5 : アンダーープ(un)GaInNAs 半導体、un-GaNAs 半導体、

un-GaNAsSb 半導体、un-GaNAsP 半導体、

un-GaNAsSbP 半導体、un-GaInNAsSb 半導体、

un-GaInNAsP 半導体、又は un-GaInNAsSbP 半導体

第 2 導電型半導体層 5 7 :

p型のAlGaInP半導体又はGaInP半導体

第2導電型半導体層65:

p型のAlGaInP半導体又はGaInP半導体

第1の電流ブロック半導体層59a: p型AlGaInP半導体

p型AlGaAs半導体、p型GaAs半導体、又はp型GaInP半導体

第2の電流ブロック半導体層59b: n型AlGaInP半導体

n型GaInP半導体、n型AlGaAs半導体、又はn型GaAs半導体

基板61: n型高濃度GaAs基板

コンタクト層67: p型GaAs半導体

である。半導体光素子51では、第1導電型半導体領域53及び第2導電型半導体層57は、GaAs半導体に格子整合する $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体から構成され、第1及び第2の電流ブロック層59a、59bの各々は、GaAs半導体に格子整合する $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体又は $Al_xGa_{1-x}As$ 半導体から構成されることができる。これらの結晶において、Xの値は0以上1以下の範囲にある。この半導体材料を用いると、活性層55と電流ブロック半導体領域59との間のキャリア閉じ込めと、活性層55と第1導電型半導体領域53及び第2導電型半導体層57との間のキャリア閉じ込めを共に向上できる。

【0079】

半導体発光素子51の構成を示す第2の実施例を示せば、

第1導電型半導体領域53:

n型のAlGaAs半導体又はGaAs半導体

活性層55: un-GaInNAs半導体、un-GaNAs半導体、

un-GaNAsSb半導体、un-GaNAsP半導体、

un-GaNAsSbP半導体、un-GaInNAsSb半導体、

un-GaInNAsP半導体、又はun-GaInNAsSbP半導体

第2導電型半導体層57:

p型のAlGaAs半導体又はGaAs半導体

第2導電型半導体層65:

p型のAlGaAs半導体又はGaAs半導体

第1の電流ブロック半導体層59a：p型AlGaInP半導体

p型AlGaAs半導体、p型GaAs半導体、又はp型GaInP半導体

第2の電流ブロック半導体層59b：n型AlGaInP半導体

n型GaInP半導体、n型AlGaAs半導体、又はn型GaAs半導体

基板61：n型高濃度GaAs基板

コンタクト層67：p型GaAs半導体

である。半導体光素子51では、第1導電型半導体領域53及び第2導電型半導体層57は、 $Al_xGa_{1-x}As$ 半導体から構成され、第1及び第2の電流ブロック層59a、59bの各々は、 $Al_xGa_{1-x}As$ 半導体、又はGaAs半導体に格子整合する $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体から構成されることが出来る。これらの半導体において、Xの値は0以上1以下の範囲にある。この半導体材料を用いると、活性層55と電流ブロック半導体領域59との間のキャリア閉じ込めと、活性層55と第1導電型半導体領域53及び第2導電型半導体層57との間のキャリア閉じ込めを共に向上できる。

【0080】

故に、水平・垂直方向に関するキャリア閉じ込め性が強化され、InP半導体／GaInAsP半導体から成る半導体レーザ素子に比べて、閾値電流の低減、スロープ効率の増加、温度特性の改善が得られる。

【0081】

上記の半導体材料から成る半導体光素子51によれば、活性層55は、0.9マイクロメートル以上の波長を有する光を発生できるように構成される。

【0082】

InP半導体は、図7(b)に示される ΔE_{InP} を有する。図7(b)から理解されるように、 ΔE_0 は、 ΔE_{InP} より大きい。つまり、GaInNAs半導体、GaAs半導体、GaAsSb半導体、GaAsP半導体、GaAsSbP半導体、GaInNAsSb半導体、GaInNAsP半導体、又はGaInNAsSbP半導体のいずれかの半導体から構成される活性層と、 ΔE_0 を有するクラッド層(p型AlGaInP半導体、n型AlGaInP半導体、p型AlGaAs半導体、又はn型AlGaAs半導体)とのバンドギャップの差は、

InP半導体(バンドギャップエネルギー: 2.16×10^{-19} ジュール(1.35 eV))/GaInAsP半導体から成るヘテロ接合のバンドギャップに比べて大きい。この説明は、図7(d)に示される活性層55及び電流ブロック半導体領域59にも同様に適用される。

【0083】

図8(a)は、本発明の半導体光素子の変形例を示す断面図である。図8(b)は、図8(a)のIX-IX線に沿って取られた半導体光素子のバンドギャップを示す図面である。図8(c)は、図8(a)のIX-IX線に沿って取られた半導体光素子の屈折率を示す図面である。半導体光素子51aは、第1のSCH層75及び第2のSCH層77を更に備えることができる。第1のSCH層75は、第1導電型半導体領域53と活性層55との間に設けられている。第2のSCH層77は、活性層55と第2導電型半導体層57との間に設けられている。第1のSCH層75及び第2のSCH層77は、電流ブロック領域59の間に設けられている。第1導電型半導体領域53、活性層55、第2導電型半導体層57、第1のSCH層75及び第2のSCH層77は、半導体リッジ部63aを形成する。

【0084】

第1のSCH層75は、活性層55が示すフォトルミネッセンス波長値と第1導電型半導体領域53が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示している。第2のSCH層77は、活性層55が示すフォトルミネッセンス波長値と第2導電型半導体層57が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示している。活性層55には、第1及び第2のSCH層75、77を介して第1導電型半導体領域53の第1の部分53a及び第2導電型半導体層57からキャリアが注入される。図8(b)に示されるように、半導体光素子51aにおいて、注入されたキャリアは、第1のSCH層75及び第2のSCH層77の働きによって活性層55に閉じ込められる。

【0085】

第1のSCH層75は、活性層55が示す屈折率と第1導電型半導体領域53が示す屈折率との間の屈折率値を示している。第2のSCH層77は、活性層55が示す屈折率と第2導電型半導体層57が示す屈折率との間の屈折率値を示し

ている。図 8 (c) に示されるように、第 1 導電型半導体領域 5 3 及び第 2 導電型半導体層 5 7 は、活性層 5 5 において発生された光を活性層 5 5、第 1 の SCH 層 7 5 及び第 2 の SCH 層 7 7 に閉じ込めるように働く。

【 0 0 8 6 】

第 1 及び第 2 の SCH 半導体層 7 5、7 7 は、電流の閉じ込めと、光の閉じ込めを別個に行うことを可能にする。SCH 層の挿入により、活性層 5 5 への光閉じ込めが強められ、閾値電流の低減、温度特性の向上等、発振特性の改善が得られる。

【 0 0 8 7 】

第 1 及び第 2 の SCH 層 7 5、7 7 の各々は、GaAs 半導体に格子整合する $\text{Ga}_x\text{In}_{1-x}\text{As}_y\text{P}_{1-y}$ 半導体 (約 $0.5 \leq x \leq 1$ 、 $0 \leq y \leq 1$) または $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 半導体 ($0 \leq x \leq 1$) から構成できる。半導体発光素子 5 1 a の構成の第 1 の実施例及び第 2 の実施例として、

SCH 半導体層 7 5 及び 7 7 : $\text{un-Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$)、
un-GaAs、又は

GaAs 半導体に格子整合する $\text{un-Ga}_x\text{In}_{1-x}\text{As}_y\text{P}_{1-y}$ 半導体
(約 $0.5 \leq x \leq 1$ 、 $0 \leq y \leq 1$)

がある。これらの材料によれば、第 1 及び第 2 の SCH 半導体層 7 5 及び 7 7 の屈折率及びフォトルミネッセンス波長値が、第 1 導電型半導体領域 5 3 及び第 2 導電型半導体層 5 7 の屈折率及びフォトルミネッセンス波長値と活性層 5 5 の屈折率及びフォトルミネッセンス波長値との間にそれぞれ設定されるので、活性層 5 5 への光とキャリアの閉じ込めを実現できる。好適な実施例では、GaInAsP は GaAs に格子整合するように設けられる。

【 0 0 8 8 】

図 9 (a) は、本発明の半導体光素子の変形例を示す断面図である。図 9 (b) は、図 9 (a) の X-X 線に相当する線に沿って取られた半導体光素子のバンドギャップを示す図面である。図 9 (c) は、図 9 (a) に示された X-X 線に相当する線に沿って取られた別の半導体光素子のバンドギャップを示す図面である。半導体光素子 5 1 b は、III-V 族化合物半導体を含む別の半導体層 7 9 を更に備える

ことができる。半導体光素子 5 1 b では、別の半導体層 7 9 は、第 2 導電型半導体層 5 7 と活性層 5 5 との間に設けられる。別の半導体層 7 9 の III-V 族化合物半導体は、活性層 5 5 が示すフォトルミネッセンス波長値と第 2 導電型半導体層 5 7 が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示す。活性層 5 5、第 2 導電型半導体層 5 7 及び別の半導体層 7 9 は、半導体リッジ部 6 3 b を形成する。

【 0 0 8 9 】

図 9 (a) に示された半導体発光素子 5 1 b は、第 2 導電型半導体層 5 7 と活性層 5 5 との間に設けられた別の半導体層 7 9 を備えるけれども、図 9 (c) に示されるように、別の半導体層 7 9 は第 1 導電型半導体層 5 3 と活性層 5 5 との間に設けられてもよい。別の半導体層 7 9 が第 1 導電型半導体領域 5 3 と活性層 5 5 との間に設けられるとき、別の半導体層 7 9 の III-V 族化合物半導体は、活性層 5 5 が示すフォトルミネッセンス波長値と第 1 導電型半導体領域 5 3 が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を有する。また、一対の別の半導体層 7 9 を活性層 5 5 の両側に設けてもよい。つまり、別の半導体層 7 9 は、第 1 導電型半導体領域 5 3 と活性層 5 5 との間および第 2 導電型半導体層 5 7 と活性層 5 5 との間の少なくともいずれかに設けられることができる。

【 0 0 9 0 】

このフォトルミネッセンス波長関係によれば、別の半導体層 7 9 の導入によりヘテロ接合界面におけるスパイク、ノッチの発生が抑制され、活性層 5 5 と第 1 導電型半導体領域 5 3 又は第 2 導電型半導体層 5 7 とのヘテロ障壁が緩和される。

【 0 0 9 1 】

半導体発光素子 5 1 b の構成における第 1 の実施例及び第 2 の実施例として、半導体層 7 9 : p 型 AlGaAs、p 型 AlGaInP、p 型 GaInP、又は p 型 GaInAsP がある。

【 0 0 9 2 】

図 1 0 は、本発明の半導体光素子の変形例を示す断面図である。SCH 層 7 5、7 7 を備える半導体光素子 5 1 c は、III-V 族化合物半導体を含む別の半導体層 8 1 を更に備えることができる。別の半導体層 8 1 は、第 1 導電型半導体領域 5 3 と第 1 の SCH 層 7 5 との間および第 2 導電型半導体層 5 7 と第 2 の SCH 層 7 7 との間の少なくともいずれかに設けられる。図 1 0 (a) に示された半導体光素子 5 1 c のように、別の半導体層 8 1 が第 2 導電型半導体層 5 7 と第 2 の SCH 層 7 7 との間に設けられるとき、別の半導体層 8 1 の III-V 族化合物半導体は第 2 の SCH 層 7 7 が示すフォトルミネッセンス波長値と第 2 導電型半導体層 5 7 が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を示す。別の半導体層 8 1 が第 1 導電型半導体領域 5 3 と第 1 の SCH 層 7 5 との間に設けられるとき、別の半導体層 8 1 の III-V 族化合物半導体は、第 1 の SCH 層 7 5 が示すフォトルミネッセンス波長値と第 1 導電型半導体領域 5 3 が示すフォトルミネッセンス波長値との間のフォトルミネッセンス波長値を有する。活性層 5 5、第 2 導電型半導体層 5 7、第 1 の SCH 層 7 5 及び第 2 の SCH 層 7 7、並びに別の半導体層 8 1 は、半導体リッジ部 6 3 c を形成する。半導体発光素子 5 1 c の半導体層 8 1 は、半導体層 7 9 と同じ材料から構成される。

【0093】

このフォトルミネッセンス波長関係によれば、別の半導体層 8 1 の導入によりヘテロ接合界面におけるスパイク、ノッチの発生が抑制され、SCH 層 7 5 と第 1 導電型半導体領域 5 3 又は SCH 層 7 7 と第 2 導電型半導体層 5 7 とのヘテロ障壁が緩和される。

【0094】

以上、本発明の第 1 及び第 2 の実施の形態をいくつかの変形例を参照しながら説明したが、本実施の形態は、これらに限定され無い。更なる変形例の半導体光素子では、第 1 及び第 2 の電流ブロック半導体層の各々は、III 族元素としてアルミニウム (Al) を含まない III-V 族化合物半導体から構成される。第 1 及び第 2 の電流ブロック半導体層が、酸化されやすい Al を含む材料から構成される場合、活性層と電流ブロック半導体領域との界面において時間の経過と共に Al の酸化反応が進行して、非発光センターの数が増加する可能性がある。しかしな

がら、第1及び第2の電流ブロック半導体層は、酸化されやすいAlをIII族として含まないとき、Alの酸化が半導体発光素子の特性や信頼性を劣化させることがない。Alを含まないIII-V族化合物半導体としては、GaInP半導体が例示される。好適な実施例では、GaInP半導体はGaAs半導体に格子整合する。

【0095】

Alを含むIII-V族半導体材料を電流ブロック半導体領域のための材料に用いる場合、活性層を含むリッジ半導体部を埋め込む工程において、電流ブロック半導体領域とリッジ半導体部との界面及び／又は電流ブロック半導体領域と第1導電型半導体領域との界面においてAlが酸化されることにより、良好な結晶性を有する電流ブロック半導体領域が得られない可能性がある。その点、例えばGaInP半導体はAlを含まないので、そのような問題は生じない。GaInP半導体のバンドギャップは、Nを含むIII-V族半導体のバンドギャップより大きい。GaInP半導体を含む電流ブロック半導体領域によれば、キャリアが活性層内に良好に閉じ込められる。また、GaInP半導体の屈折率は、Nを含むIII-V族半導体の屈折率より小さい。GaInP半導体を含む電流ブロック半導体領域によれば、水平横方向の光が活性層に良好に閉じ込められる。

【0096】

電流ブロック半導体領域がGaInP半導体から構成されることに加えて、活性層がIII族としてAlを含まない半導体から構成されており、第1導電型半導体領域及び第2導電型半導体層がGaInP半導体から構成されていてもよい。この構成によれば、Al酸化に起因する活性層の発光特性の劣化及びAl酸化に起因する埋め込み再成長時の電流ブロック半導体領域の結晶性の劣化の可能性が生じない。第2導電型半導体層及び電流ブロック半導体領域の材料がIII族としてAlを含まない場合、電流ブロック半導体領域及び第2導電型半導体層上に別の第2導電型半導体層を成長するとき、Al酸化に起因する結晶性の劣化の可能性が生じない。故に、より高性能および高信頼性の埋め込み半導体発光素子が得られる。

【0097】

半導体光素子が、III族としてAlを含まないIII-V族半導体から構成される活性層を含む発光領域と、GaInAsP半導体を含むヘテロ障壁緩和層とを備えるとき、第1導電型半導体領域、第2導電型半導体層及び電流ブロック半導体領域がGaInP半導体から構成されていてもよい。好適な実施例では、GaInP半導体はGaAs半導体に格子整合する。この構成によれば、半導体光素子を構成する半導体層がAlを含まない半導体から構成されるので、Al酸化に起因する半導体光素子の信頼性や発光特性の劣化の可能性が生じない。

【0098】

III族としてAlを含まないIII-V族半導体から構成される活性層及びSCH層を備える発光領域を備える半導体光素子において、例えば、GaAs半導体及びGaInAsP半導体の少なくともいずれかの半導体からSCH層が構成されており、第1導電型半導体領域、第2導電型半導体層及び電流ブロック半導体領域がGaInP半導体から構成されていてもよい。好適な実施例では、GaInP半導体及びGaInAsP半導体は、GaAs半導体に格子整合する。この構成によれば、半導体光素子を構成する半導体層がAlを含まないので、Al酸化に起因する半導体光素子の信頼性や発光特性の劣化の可能性が生じない。

【0099】

III族としてAlを含まないIII-V族半導体から構成される活性層及びSCH層を含む発光領域を備える半導体光素子において、例えば、GaAs半導体及びGaInAsP半導体の少なくともいずれかの半導体からSCH層が構成されており、GaInAsP半導体からヘテロ障壁緩和層が構成されており、第1導電型半導体領域、第2導電型半導体層及び電流ブロック半導体領域がGaInP半導体から構成されてもよい。好適な実施例では、GaInP半導体及びGaInAsP半導体は、GaAs半導体に格子整合する。この構成によれば、半導体光素子を構成する半導体層がAlを含まない半導体から構成されるので、Al酸化に起因する半導体光素子の信頼性や発光特性の劣化の可能性が生じない。

【0100】

さらに、第1及び第2の実施の形態においては、半導体光素が、半導体レーザー素子といった半導体発光素子を含む場合を説明したけれども、本実施の形態の半

導体光素子は半導体発光素子に限定されるものではない。半導体光素子は、半導体レーザ素子、半導体光増幅素子或いは電界吸収型変調素子のいずれかを含むことができる。また、半導体光素子は、半導体レーザ素子、半導体光増幅素子及び電界吸収型変調素子のうちの2以上の素子から成る光集積素子であってもよい。

【0101】

本発明の実施例で説明した構造に従えば、半導体レーザ素子、半導体光増幅素子、電界吸収型素子、及びそれらを集積した光素子の何れにおいても、InP半導体より高いバンドギャップの半導体材料でキャリアを閉じ込めることが可能になるので、InGaAsP/InP系材料を用いて作製した場合に比べて、温度特性が改善される。

【0102】

第1及び第2の実施の形態では、半導体光素子1及び51の活性層のIII-V系化合物半導体は、III族として少なくともガリウム元素(Ga)を含むと共に、V族として少なくとも砒素元素(As)及び窒素元素(N)を含むことが好適である。この材料により、活性層の格子定数は、GaAs半導体の格子定数と同じか、それに近くできるので、活性層をGaAs半導体上に備えることが可能になる。

【0103】

また、半導体光素子1及び51の活性層と第1導電型半導体領域及び第2導電型半導体層並びに第1及び第2の電流ブロック層の間のヘテロ接合のバンドギャップエネルギーの差は、InP半導体/GaInAsP半導体から成るヘテロ接合のバンドギャップの差より大きい。この構成により、活性層へのキャリアの閉じ込め性が向上する。

【0104】

本実施の形態の半導体光素子において、活性層には窒素(N)を含むIII-V族化合物半導体が使用可能である。窒素(N)を含むIII-V族化合物半導体としては、少なくとも窒素(N)、ガリウム(Ga)、及び砒素(As)を含むIII-V族化合物半導体が例示される。このIII-V族半導体の格子定数は、GaAsの格子定数と同じ、或いはGaAsの格子定数に近い値である。故に、該III-V族化合物半導体をGaAs半導体表面上に良好な結晶成長を行うことができる。また

、少なくとも窒素(N)、ガリウム(Ga)、及び砒素(As)を含むIII-V族化合物半導体のバンドギャップは、0.9マイクロメートル以上の波長帯域に対応している。故に、このIII-V族化合物半導体を活性層に用いれば、0.9マイクロメートル以上の長波長の発振波長の光を発生する半導体発光素子、例えば、1.3マイクロメートル帯光通信用光源、若しくは1.55マイクロメートル帯光通信用光源を実現できる。

【0105】

GaInAs半導体又はGaInAsP半導体も活性層としてGaAs基板上に結晶成長可能である。しかし、これらを用いて1マイクロメートル以上の発振波長を得ようとする、これらの結晶の格子定数とGaAs基板の格子定数の差が過大となり、その結果これらの結晶に過大な歪みが加わって結晶性が劣化しやすくなるので、良好な発振特性や信頼性が得られにくい。これに対して、少なくとも窒素とガリウムと砒素とを含むIII-V族化合物半導体は、GaAs半導体と同じか、それに近い格子定数を有するので、結晶歪みの問題は無く、したがって1マイクロメートル以上の発振波長領域においても、構造上の制約無しに、良好な発振特性や信頼性を実現できる。

【0106】

少なくとも窒素、ガリウム及び砒素を含むIII-V族化合物半導体としては、GaNA_s半導体及びGaInNA_s半導体が例示される。これらの半導体は、近年開発された新材料であり、構成元素(Ga、In、N、As)の組成を調整することにより、GaAs半導体に格子整合する半導体、或いは、GaAs半導体の構成定数に近い格子定数(格子不整度±2パーセント以内)を有し、且つ0.9マイクロメートル以上の波長の光を発生させることが可能な半導体を得ることができる。したがって、GaAs半導体層又はGaAs基板上に長波長の半導体発光素子を実現できる。

【0107】

また、GaNA_s半導体及びGaInNA_s半導体等に、さらにアンチモン(Sb)及び／又は燐(P)をV族元素として添加してもよい。アンチモン元素は、いわゆるサーファクタントとして、GaInNA_s半導体の三次元成長を抑制で

きるので、GaNA s 半導体やGaInNA s 半導体の結晶性を改善する作用がある。燐元素は、GaNA s 半導体及びGaInNA s 半導体内において局所的結晶歪みを低減し、或いは、V族元素として結晶中に取り込まれる窒素原子を増大する作用もある。GaInNA s P 半導体は、非混和領域による結晶成長の困難さが生じない利点がある。

【 0 1 0 8 】

第1及び第2の実施の形態の半導体発光素子において、クラッド層として機能する半導体層のための材料として、GaAs 半導体に格子整合する $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体($0 \leq X \leq 1$)或いは $Al_xGa_{1-x}As$ 半導体($0 \leq X \leq 1$)が使用できる。これらの材料を用いると、キャリアの閉じ込め性を改善できる。一方、InP/InGaAsP長波長半導体レーザ素子における半導体材料のうち、バンドギャップが最大の材料はInPであり、そのバンドギャップ値は 2.16×10^{-19} ジュール(1.35 eV)である。この半導体レーザ素子のクラッド層にInP半導体を使用したとしても、クラッド層と活性層とのバンドギャップ差を大きくできない。バンドギャップ差を大きくできないので、キャリアの閉じ込め特性を向上できない。

【 0 1 0 9 】

GaAs 半導体に格子整合する $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体($0 \leq X \leq 1$)では、Alの組成Xを変更することにより、 3.06×10^{-19} ジュール(1.91 eV)以上 3.92×10^{-19} ジュール(2.45 eV)以下の範囲でバンドギャップ値を変更できる。また、 $Al_xGa_{1-x}As$ 半導体($0 \leq X \leq 1$)では、Alの組成Xを変更することにより、 2.27×10^{-19} ジュール(1.42 eV)以上 3.19×10^{-19} ジュール(1.99 eV)以下の範囲でバンドギャップ値を変更できる。故に、InP半導体と比べると、クラッド層と活性層とのバンドギャップ差を大きくできる。故に、活性層に対するキャリアの閉じ込め性が向上できるので、半導体発光素子の温度特性が改善される。

【 0 1 1 0 】

また、GaInNA s 半導体、GaNA s 半導体、GaNA s Sb 半導体、GaNA s P 半導体、GaNA s Sb P 半導体、GaInNA s Sb 半導体、Ga

InNAsP半導体、及びGaInNAsSbP半導体の少なくともいずれかの半導体材料から構成される活性層と、 $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体($0 \leq X \leq 1$)或いは $Al_xGa_{1-x}As$ 半導体($0 \leq X \leq 1$)から構成されるクラッド層とのバンドギャップ差は、例えば、発振波長が1.3マイクロメートルとすると、活性層のバンドギャップは約 1.53×10^{-19} ジュール(0.954 eV)であるので、AlGaInP半導体を用いたバンドギャップ差は、最小 1.53×10^{-19} ジュール(0.956 eV)であり、最大 2.4×10^{-19} ジュール(1.496 eV)である。AlGaAs半導体を用いたバンドギャップ差は、最小 0.75×10^{-19} ジュール(0.466 eV)であり、最大 1.66×10^{-19} ジュール(1.036 eV)である。

【0111】

また、発振波長が1.55マイクロメートルとすると、活性層のバンドギャップは約 1.28×10^{-19} ジュール(0.8 eV)であるので、AlGaInP半導体を用いたバンドギャップ差は、最小 1.78×10^{-19} ジュール(1.11 eV)であり、最大 2.64×10^{-19} ジュール(1.65 eV)である。AlGaAs半導体を用いたバンドギャップ差は、最小 0.99×10^{-19} ジュール(0.62 eV)であり、最大 1.91×10^{-19} ジュール(1.19 eV)である。

【0112】

また、GaAs半導体に格子整合する $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体($0 \leq X \leq 1$)及び $Al_xGa_{1-x}As$ 半導体($0 \leq X \leq 1$)では、Al組成の増加と共にバンドギャップは大きくなり、屈折率は小さくなる。故に、Al組成が相対的に小さい半導体をクラッド層に使用すると共にAl組成が相対的に大きい半導体を電流ブロック層に使用すれば、クラッド層の屈折率は、電流ブロック層の屈折率より大きくなる。したがって、電流ブロック層の間にある半導体ストライプ内の等価屈折率を電流ブロック層がある領域の等価屈折率よりも高めることができる。この構造により、水平横方向の導波は正導波となるので、横方向の光閉じ込め性が増大でき、半導体レーザ素子の低しきい値が実現される。正導波路構造のため水平横方向の光閉じ込め性が安定化し、半導体レーザ素子は基本モードでのシングルモード発振が可能になり、単峰性のファークフィールドパターン(Far Field

Pattern:FFP)が得られるので、光ファイバへの光学的結合も改善される。本実施の形態の発明を使用する半導体レーザ素子の特性は、反導波路型のInP埋め込みリッジ型レーザ素子に比べて半導体レーザの特性を改善できる。

【0113】

InP半導体より大きいバンドギャップの $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体($0 \leq x \leq 1$)及び $Al_xGa_{1-x}As$ 半導体($0 \leq x \leq 1$)を電流ブロック半導体領域に用いれば、活性層と電流ブロック半導体領域との間のヘテロ障壁を大きくでき、キャリアの活性層内への閉じ込めが更に強化される。故に、InP系埋め込みヘテロ構造埋め込み半導体レーザ素子に比べて、閾値電流の低減、スロープ効率の増大、温度特性の更なる改善が図られる。

【0114】

さらに、半導体光素子1及び51では、活性層は、量子井戸構造を備えることができる。量子井戸構造としては、SQW構造及びMQW構造が例示される。しかしながら、活性層の構造は、これらに限られない。井戸層の材料を例示すれば、活性層と同じ材料を使用でき、障壁層の材料を例示すれば、AlGaAs、GaAsまたはGaInAsP半導体といったSCH層の構成材料と同じ材料を使用できる。

【0115】

第1及び第2の実施の形態における半導体発光素子においては、SCH層は、その屈折率が活性層の屈折率とクラッド層の屈折率との間になる材料から構成される。また、活性層への良好なキャリア閉じ込めを行うために、SCH層は、そのフォトルミネッセンス波長値が活性層のフォトルミネッセンス波長値とクラッド層のフォトルミネッセンス波長値との間になる材料から構成される。これらの要求を満たすSCH層の半導体材料を例示すれば、クラッド層が $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体($0 \leq x \leq 1$)及び $Al_xGa_{1-x}As$ 半導体($0 \leq x \leq 1$)であるとき、SCH層は、 $Al_xGa_{1-x}As$ 半導体($0 \leq x \leq 1$)又は、GaAs半導体に格子整合するGaInAsP半導体から構成されることができる。SCH層の挿入により、活性層への光閉じ込めが強まり、閾値電流の低減、温度特性の向上といった発振特性の改善が得られる。特に、活性層が極薄膜の量子井戸構造を備

えるとき、SCH層は、その機能を効果的に発揮する。

【0116】

第1及び第2の実施の形態における半導体発光素子は、クラッド層とSCH層又は活性層との間にヘテロ障壁緩和層を備えることができる。クラッド層と活性層との接合界面、及びSCH層とクラッド層との接合界面には、両半導体材料のバンドギャップ差に依存する障壁が形成される。この障壁は、スパイク、ノッチと呼ばれ、エネルギーバンド図において楔状の形状になる。この障壁は、伝導帯の電子に対してバリア ΔE_c となり電気抵抗として作用し、価電子帯の正孔に対してバリア ΔE_v となり電気抵抗として作用する。例えば、 $(Al_xGa_{1-x})_{1-y}In_{1-y}P$ クラッド層とGaAsSCH層との接合の場合、相対的に大きなヘテロ障壁が価電子帯に形成される。このヘテロ障壁は、半導体発光素子内の電気抵抗を増大させて半導体発光素子内の発熱を増加させる。また、この障壁により、活性層へのキャリアの注入効率は低下する。特に、p型半導体領域では、キャリアは、有効質量の大きな正孔であり、移動度が小さいので、正孔はヘテロ障壁界面に滞留して活性層への正孔の注入効率が低下する。故に、ヘテロ障壁は、高出力特性等の素子特性や、半導体発光素子の長期信頼性を損なう原因の一つになりうる。素子特性や長期信頼性が向上された半導体発光素子を得るために、ヘテロ障壁を低減することは重要である。このヘテロ障壁を小さくするために、ヘテロ障壁緩和層は役立つ。

【0117】

$(Al_xGa_{1-x})_{1-y}In_{1-y}P$ 半導体($0 \leq x \leq 1$)又は $Al_xGa_{1-x}As$ 半導体($0 \leq x \leq 1$)から構成されるクラッド層と、 $Al_xGa_{1-x}As$ 半導体($0 \leq x \leq 1$)又はGaAs半導体に構成整合する $Ga_xIn_{1-x}As_yP_{1-y}$ 半導体(約 $0.5 \leq x \leq 1$ 、 $0 \leq y \leq 1$)から構成されるSCH層とを備える半導体発光素子においては、ヘテロ障壁緩和層の材料として、 $(Al_xGa_{1-x})_{1-y}In_{1-y}P$ 半導体($0 \leq x \leq 1$)、 $Al_xGa_{1-x}As$ 半導体($0 \leq x \leq 1$)、 $Ga_xIn_{1-x}As_yP_{1-y}$ 半導体が例示される。

【0118】

ヘテロ障壁緩和層は、半導体基板に対して格子不整-2パーセント以上+2パ

ーセント以下であるような組成を有することができる。一般に、ヘテロ障壁緩和層の厚さは臨界膜厚に比べて薄い。例えば、ヘテロ障壁緩和層の膜厚は、5ナノメートル以上10ナノメートル以下であり、5ナノメートルが好ましい。この膜厚の範囲では、格子不整が存在しても結晶欠陥が生じにくい。また、格子不整に関する制約が緩和されるので、材料選択の幅が広がる。歪みヘテロ障壁緩和層としては、例えば、クラッド層の材料が、GaAs半導体に格子整合する $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体($0 \leq x \leq 1$)或いは $Al_xGa_{1-x}As$ 半導体($0 \leq x \leq 1$)であり、SCH半導体層の材料が $Al_xGa_{1-x}As$ 半導体($0 \leq x \leq 1$)或いは、GaAsに格子整合する $Ga_xIn_{1-x}As_yP_{1-y}$ 半導体(約 $0.5 \leq x \leq 1$ 、 $0 \leq y \leq 1$)であるとき、 $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体及び $Ga_xIn_{1-x}As_yP_{1-y}$ 半導体を使用できる。

【0119】

第2の実施の形態における半導体発光素子は、第1導電型半導体膜を基板上に形成して、次いで、発光領域を構成する半導体膜を第1導電型半導体膜上に形成して、この後に、この半導体膜上に第2導電型半導体膜を形成している。これらの半導体膜を形成した後に、発光領域を構成する半導体膜と第2導電型半導体膜とを第1導電型半導体膜に対して選択的にエッチングする。この選択的エッチングは、所定のエッチャントを用いることにより実現される。このエッチャントにより、第1導電型半導体領域はエッチングされず、発光領域を構成する半導体膜と第2導電型半導体膜のみがエッチングされて、リッジ型半導体部が得られる。

【0120】

InP/GaInAsP系長波長レーザ素子においては、リッジ形成のエッチングのためにBrメタノールを標準的に用いている。Brメタノールは、下部クラッド層(第1導電型半導体領域)のInPに対してエッチング選択性がないので、リッジ形成のエッチングにおいて下部クラッド層もエッチングされる。Brメタノールは揮発性を示すので、エッチングレートは変動しやすい。また、エッチングレートは、エッチング溶液の温度、濃度、混合比のわずかな変動によって、エッチング毎に異なる。結果的に、エッチング毎に同じエッチングレートを得ることは不可能である。加えて、ウエハの周辺部と中央部とにおけるエッチング溶

液の攪拌速度の差に起因して、ウエハ面内においてエッチングレートの無視できない差が生じる。つまり、ウエハ面におけるリッジの深さのばらつきに加えて、エッチング溶液を使用した回数に応じてエッチングレートも変動する。Brメタノールは、リッジ深さに応じてサイドエッチング量が非線形に変動するので、リッジ深さのばらつきは、活性層幅制御を困難にし、活性層幅の非線形なばらつきを生じさせる。活性層幅の非線形なばらつきにより、レーザ特性の再現性及び均一性が悪くなる。

【 0 1 2 1 】

しかしながら、第2の実施の形態における半導体光素子によれば、例えば、クラッド層の材料が、GaAs半導体に格子整合する $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体($0 \leq x \leq 1$)であり、SCH半導体層の材料が $Al_xGa_{1-x}As$ 半導体($0 \leq x \leq 1$)或いは、GaAsに格子整合する $Ga_xIn_{1-x}As_yP_{1-y}$ 半導体(約 $0.5 \leq x \leq 1$ 、 $0 \leq y \leq 1$)であり、活性層が、窒素を含むIII-V族半導体材料(例えば、GaInNAs半導体、GaNA s半導体、GaNA s Sb半導体、GaNA s P半導体、GaNA s Sb P半導体、GaInNAs Sb半導体、GaInNAs P半導体、GaInNAs Sb P半導体)であるとき、所定のエッチング溶液(例えば、磷酸系エッチャント)を用いて、下部クラッド層に対してSCH層及び活性層のための半導体膜を選択的にエッチングでき、これにより第2の実施の形態の埋め込みヘテロ構造の半導体光素子を得ることができる。第2の実施の形態における半導体発光素子によれば、活性層又はSCH層の下地の半導体層がエッチング停止層として機能する。故に、リッジ深さに関して、良好な再現性及び面内均一性を得ることができる。その結果、活性層幅の再現性及び面内均一性が一段と向上する。したがって、半導体発光素子の発光特性の再現性及び面内均一性も達成される。さらに、半導体発光素子は、その内部抵抗を低減するために、 $(Al_xGa_{1-x})_yIn_{1-y}P$ 半導体($0 \leq x \leq 1$)又は $Al_xGa_{1-x}As$ 半導体($0 \leq x \leq 1$)、 $Ga_xIn_{1-x}As_yP_{1-y}$ 半導体から構成されるヘテロ障壁緩和層を含むことができる。

【 0 1 2 2 】

以上説明したように、第1及び第2の実施の形態における半導体光素子によれ

ば、InGaAsP／InP系半導体光素子において達成できなかったいくつかの技術的な課題が解決される。例えば、InGaAsP／InP系半導体レーザ素子において生じていた高温特性上の課題が解決される。故に、InGaAsP半導体及びInP半導体から成る半導体光素子の温度特性より優れた温度特性の半導体光素子が提供される。

【0123】

好適な実施の形態において本発明の原理を図示し説明してきたが、本発明は、そのような原理から逸脱することなく配置および詳細において変更され得ることができることは、当業者によって認識される。例えば、半導体光素子には、半導体発光素子が含まれており、さらに半導体レーザ素子、半導体光増幅素子、及びEA変調器を集積する半導体光集積素子等が含まれており、さらにこれらの素子を集積した集積素子も含まれる。また、これらの素子の構造の詳細は必要なように変更されることができる。したがって、特許請求の範囲およびその精神の範囲から来る全ての修正および変更を権利を請求する。

【0124】

【発明の効果】

以上説明したように、本発明によれば、InGaAsP半導体及びInP半導体から成る半導体光素子の温度特性より優れた温度特性の半導体光素子が提供される。

【図面の簡単な説明】

【図1】

図1は、第1の実施の形態の半導体発光素子を示す斜視図である。

【図2】

図2(a)は、図1に示されたI-I線に沿った断面図である。図2(b)は、図2(a)に示されたII-II線に沿ったバンドギャップを示す図面である。図2(c)は、図2(a)に示されたII-II線に沿った屈折率を示す図面である。図2(d)は、図2(a)に示されたIII-III線に沿ったバンドギャップを示す図面である。図2(e)は、図2(a)に示されたIII-III線に沿った屈折率を示す図面である。

【図3】

図 3 (a) は、本発明の半導体光素子の変形例を示す断面図である。図 3 (b) は、図 3 (a) に示された I V - I V 線に沿ったバンドギャップを示す図面である。図 3 (c) は、図 3 (a) に示された I V - I V 線に沿った屈折率を示す図面である。

【図 4】

図 4 (a) は、本発明の半導体光素子の変形例を示す断面図である。図 4 (b) は、図 4 (a) に示された V - V 線に沿ったバンドギャップを示す図面である。図 4 (c) は、図 4 (a) に示された V - V 線に相当する線に沿って取られた別の半導体光素子のバンドギャップを示す図面である。

【図 5】

図 5 は、本発明の半導体光素子の変形例を示す断面図である。

【図 6】

図 6 は、第 2 の実施の形態の半導体発光素子を示す斜視図である。

【図 7】

図 7 (a) は、図 6 に示された V I - V I 線に沿った断面図である。図 7 (b) は、図 7 (a) に示された V I I - V I I 線に沿ったバンドギャップを示すダイアグラムである。図 7 (c) は、図 7 (a) に示された V I I - V I I 線に沿った屈折率を示すダイアグラムである。図 7 (d) は、図 7 (a) に示された V I I I - V I I I 線に沿ったバンドギャップを示すダイアグラムである。図 7 (e) は、図 7 (a) に示された V I I I - V I I I 線に沿った屈折率を示すダイアグラムである。

【図 8】

図 8 (a) は、本発明の半導体光素子の変形例を示す断面図である。図 8 (b) は、図 8 (a) に示された I X - I X 線に沿った半導体光素子のバンドギャップを示す図面である。図 8 (c) は、図 8 (a) に示された I X - I X 線に沿った半導体光素子の屈折率を示す図面である。

【図 9】

図 9 (a) は、本発明の半導体光素子の変形例を示す断面図である。図 9 (b) は、図 9 (a) に示された X - X 線に沿った半導体光素子のバンドギャップを示す図面である。図 9 (c) は、図 9 (a) に示された X - X 線に相当する線に沿って取られた別の半導体光素子のバンドギャップを示す図面である。

【図 1 0】

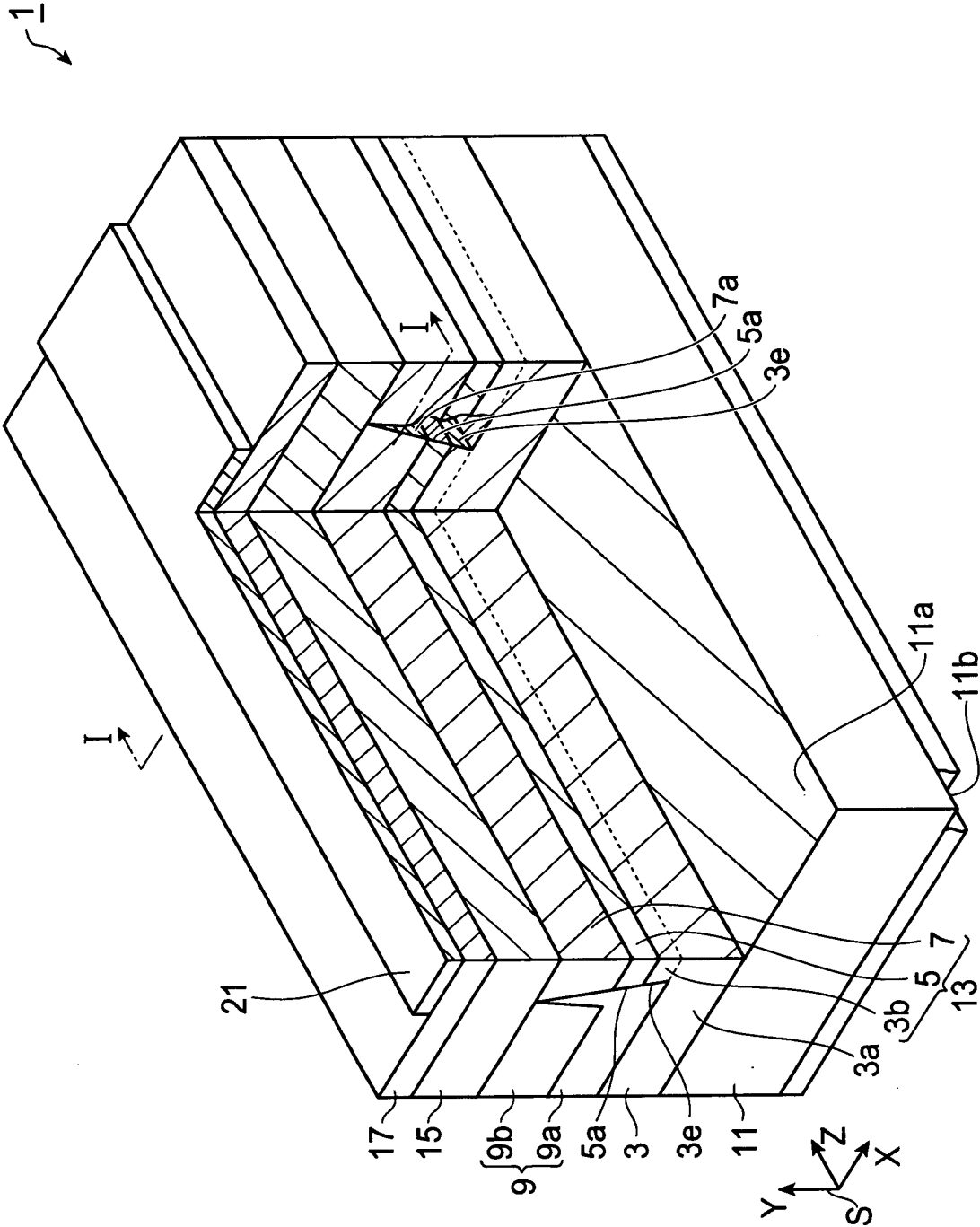
図 1 0 は、本発明の半導体光素子の変形例を示す断面図である。

【符号の説明】

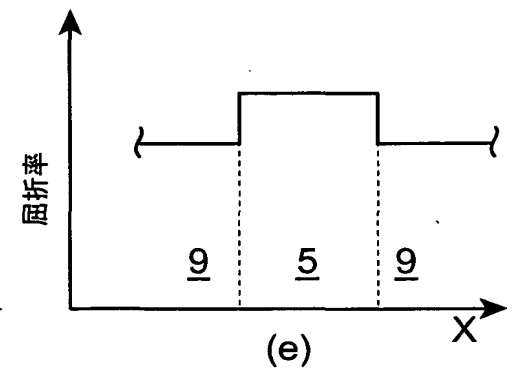
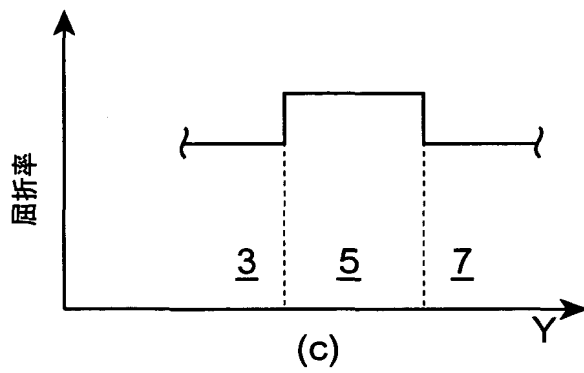
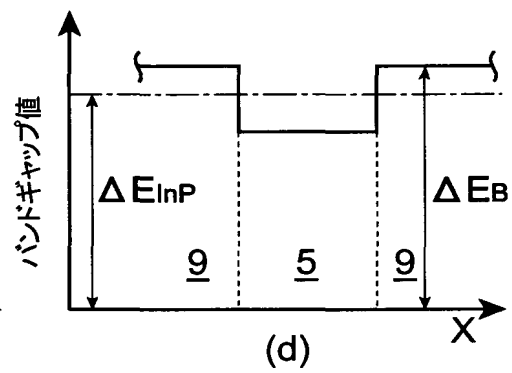
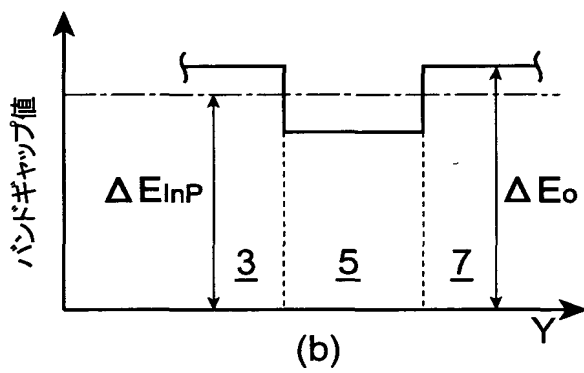
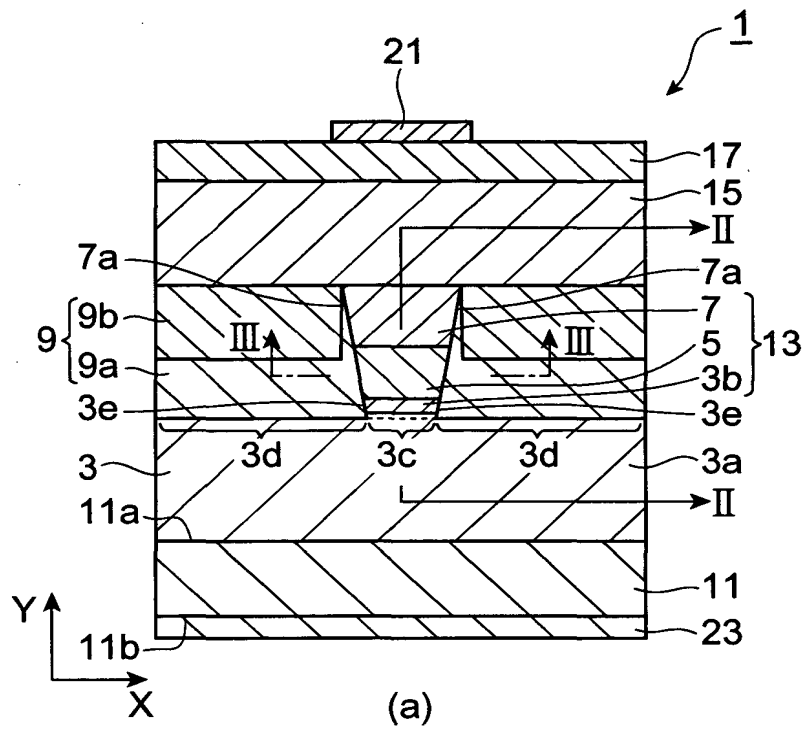
1、1 a、1 b、1 c…半導体光素子、3…第 1 導電型半導体領域、5…活性層、7…第 2 導電型半導体層、9…電流ブロック半導体領域、1 1…基板、1 5…第 2 導電型半導体層、1 7…コンタクト層、2 1，2 3…電極、2 5、2 7…SCH層、2 9、3 1…ヘテロ障壁緩和層、5 1、5 1 a、5 1 b、5 1 c…半導体光素子、5 3…第 1 導電型半導体領域、5 5…活性層、5 7…第 2 導電型半導体層、5 9…電流ブロック半導体領域、6 1…基板、6 5…第 2 導電型半導体層、6 7…コンタクト層、7 1，7 3…電極、7 5、7 7…SCH層、7 9、8 1…ヘテロ障壁緩和層

【書類名】 図面

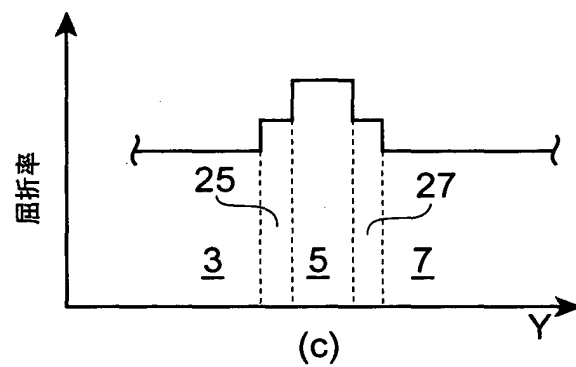
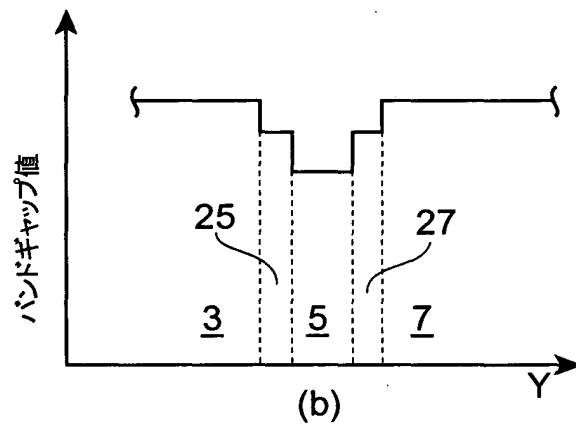
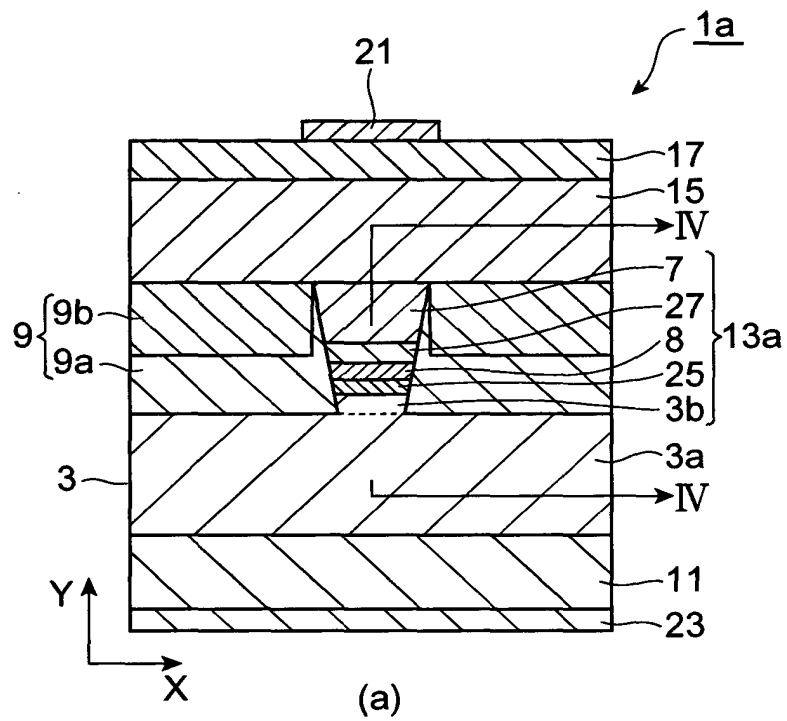
【図 1】



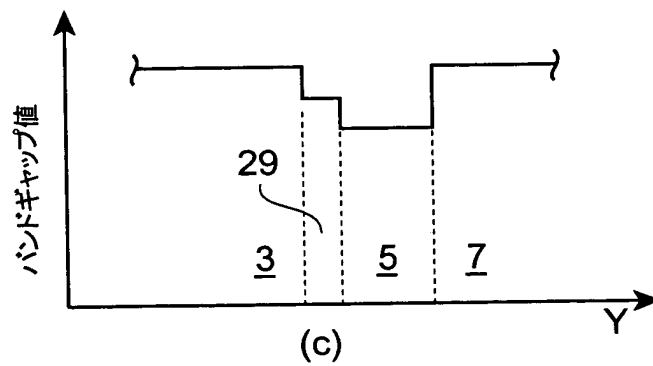
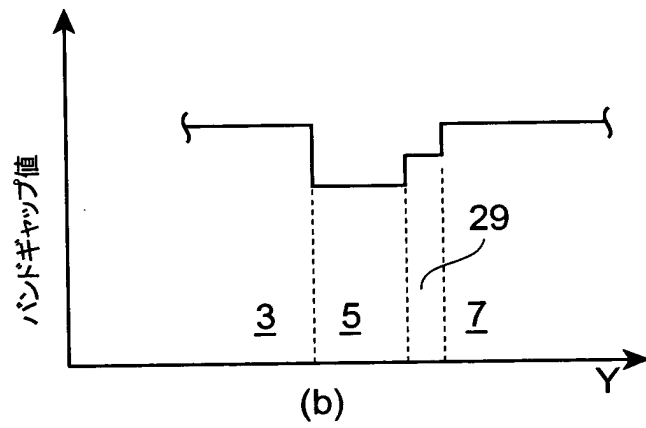
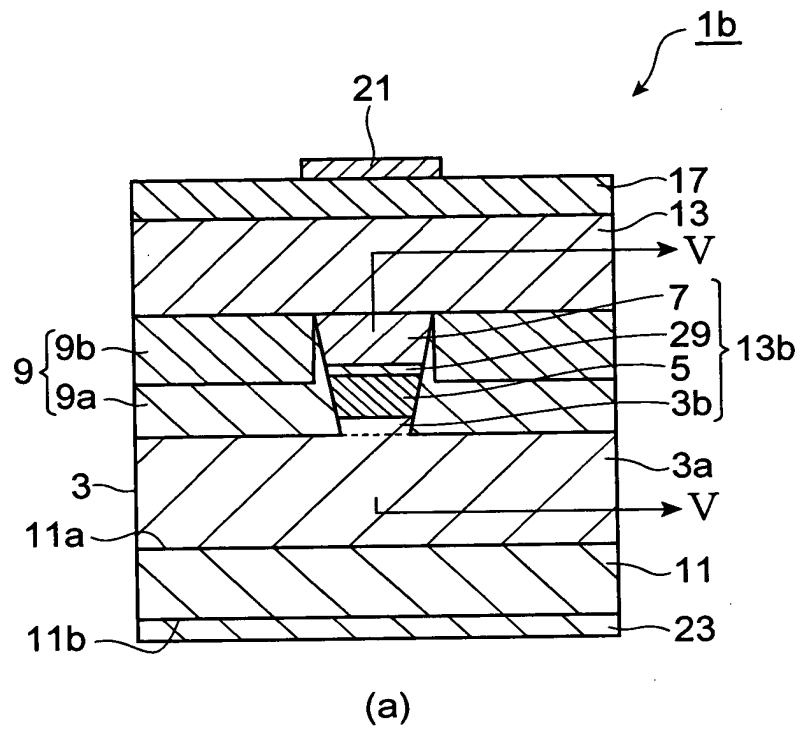
【図 2】



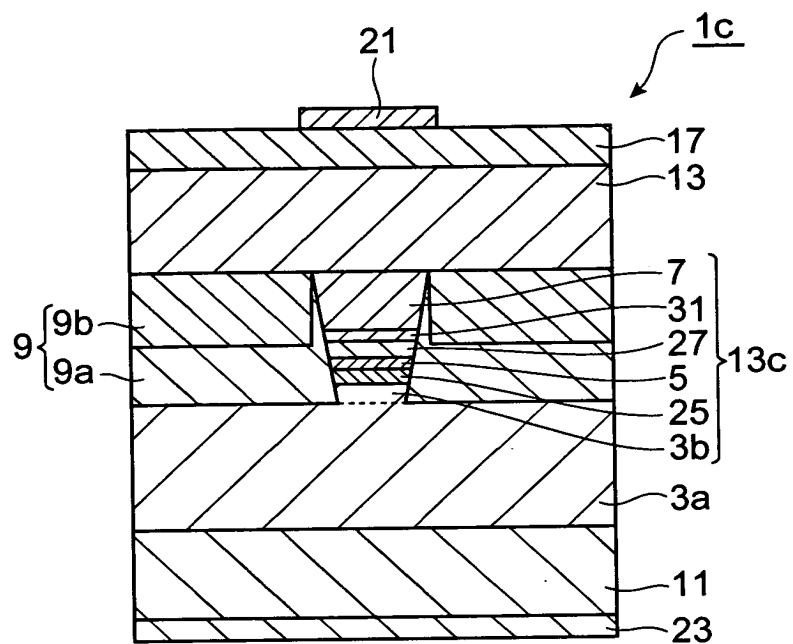
【図 3】



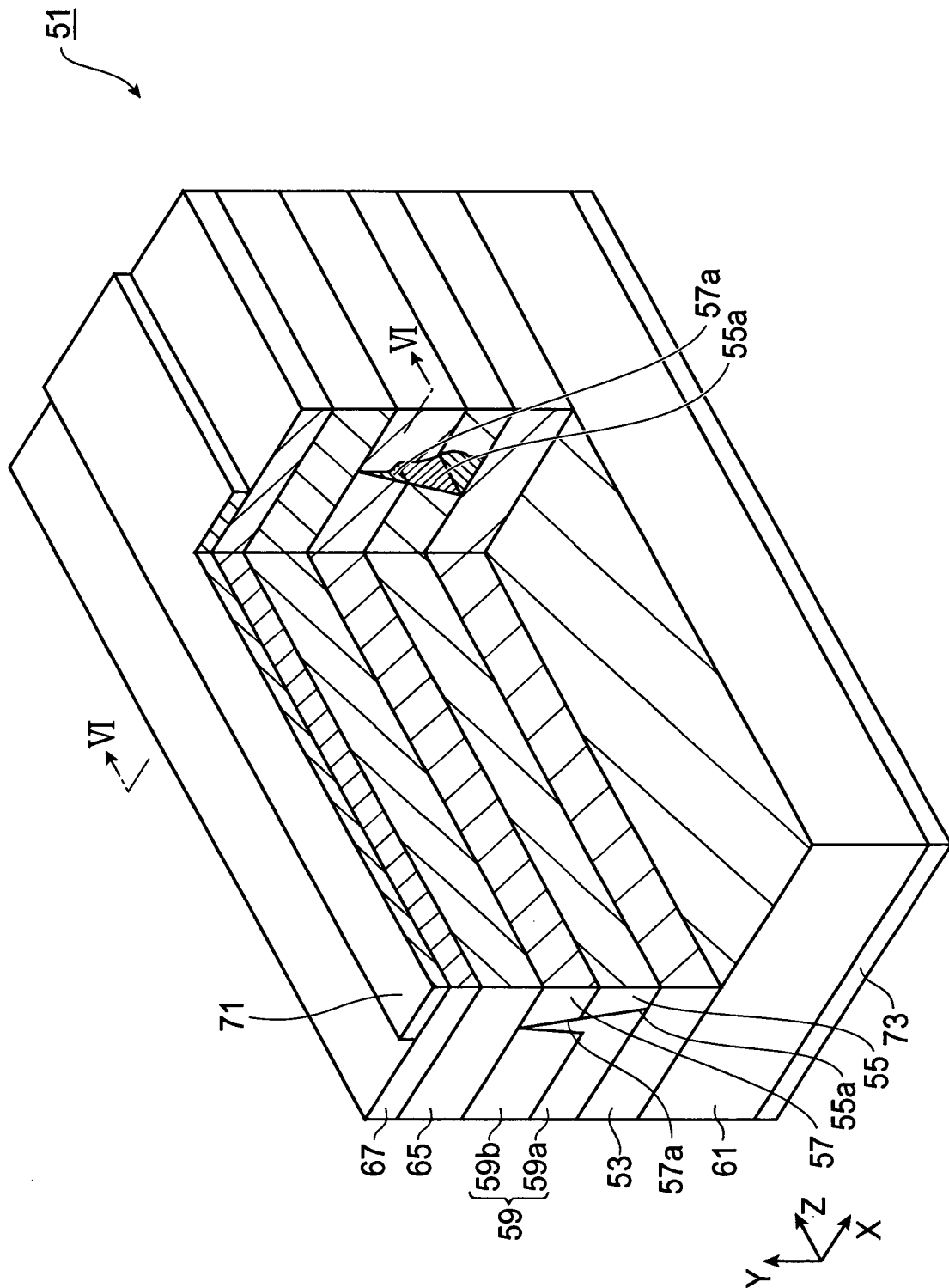
【図 4】



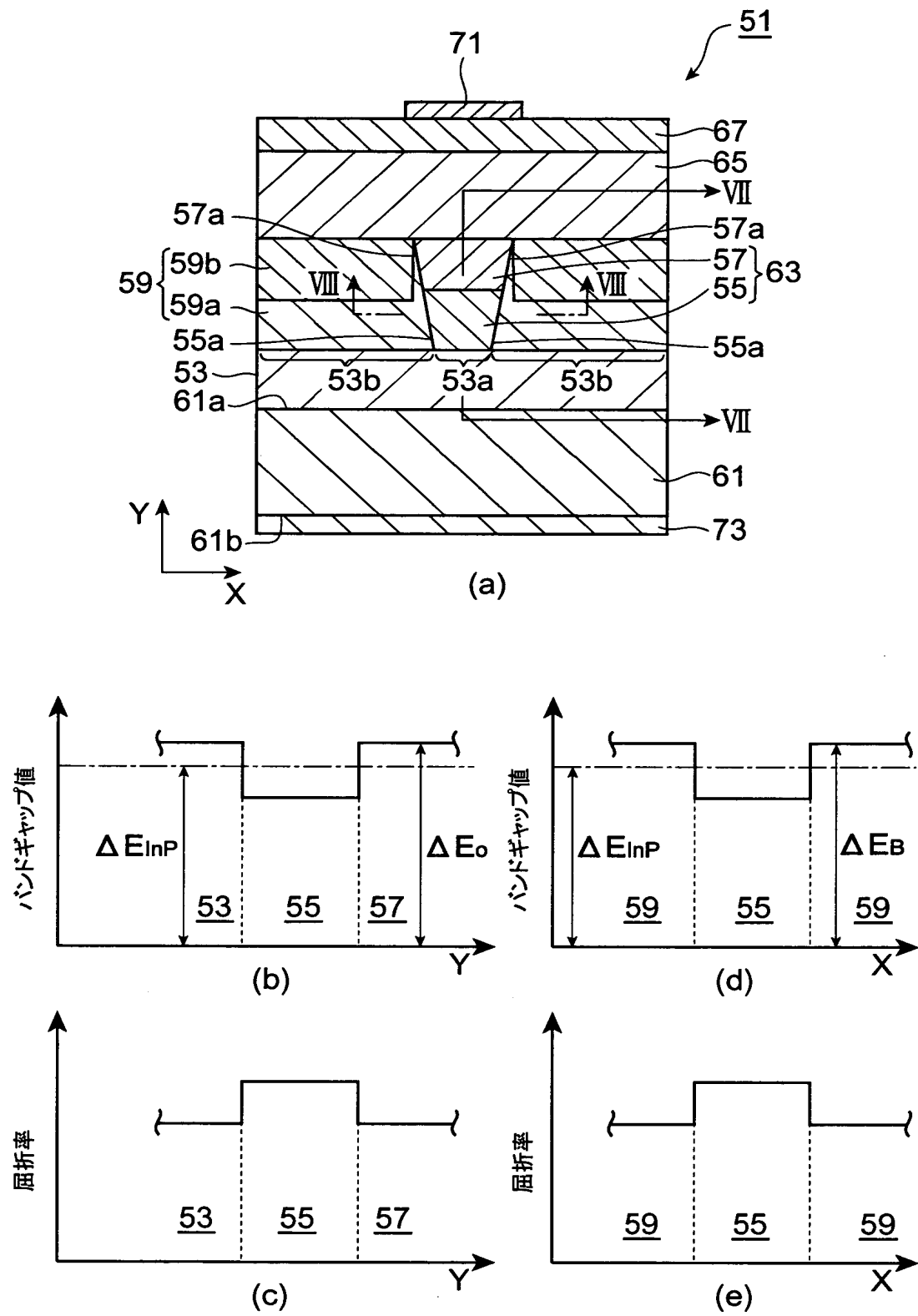
【図 5】



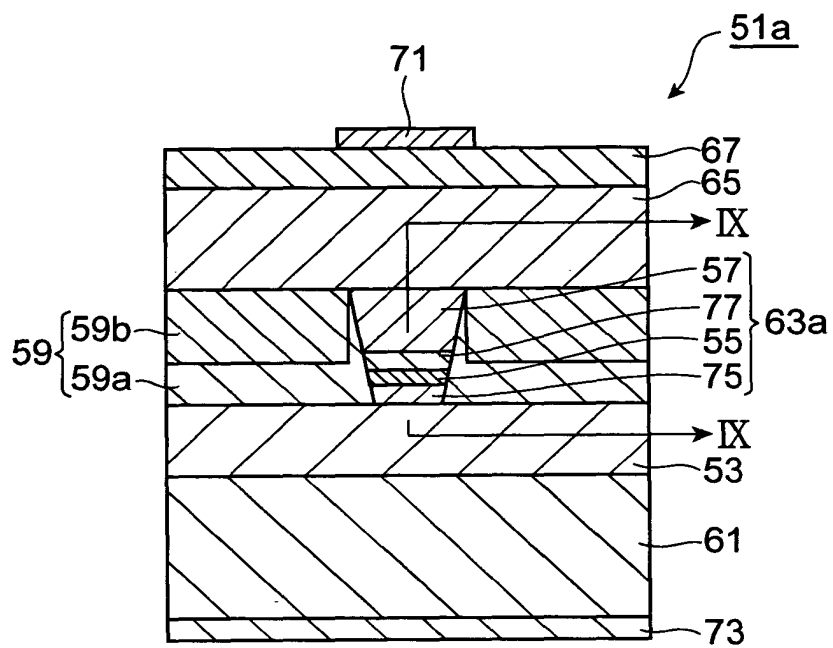
【図 6】



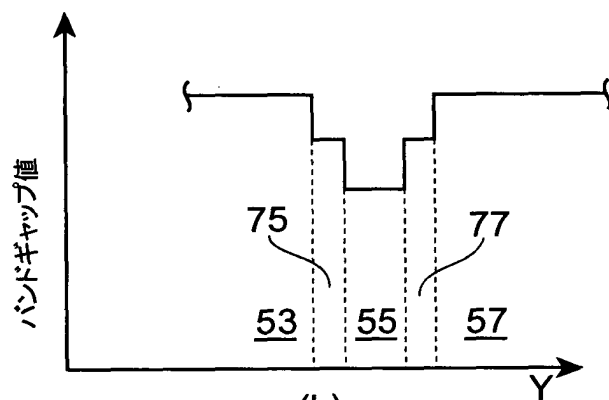
【图 7】



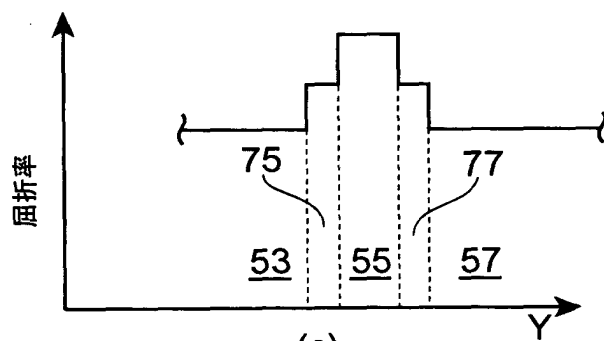
【図 8】



(a)

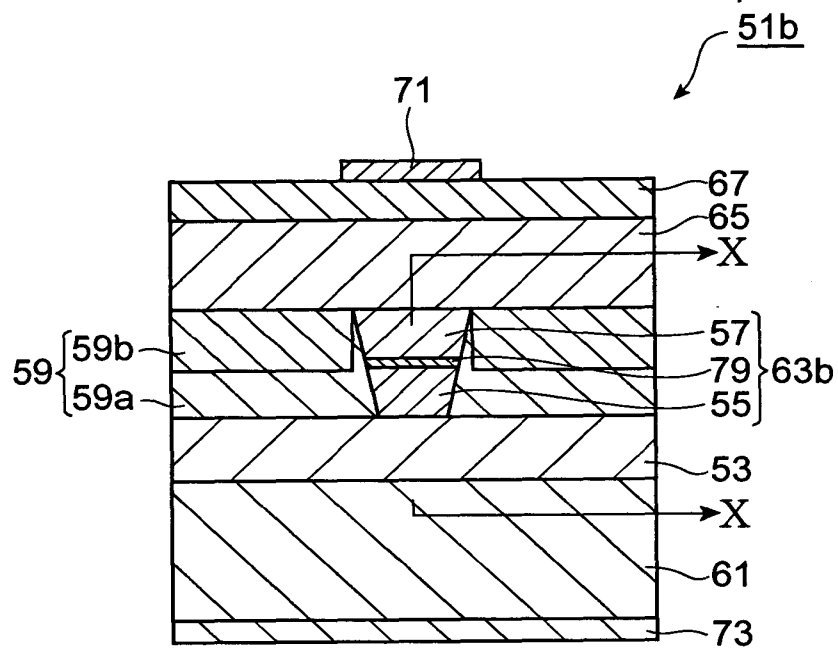


(b)

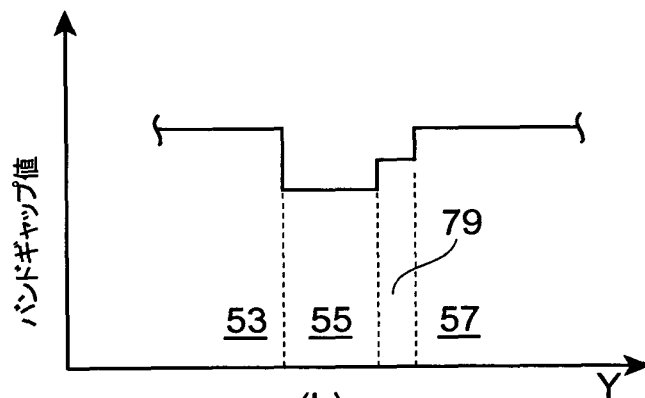


(c)

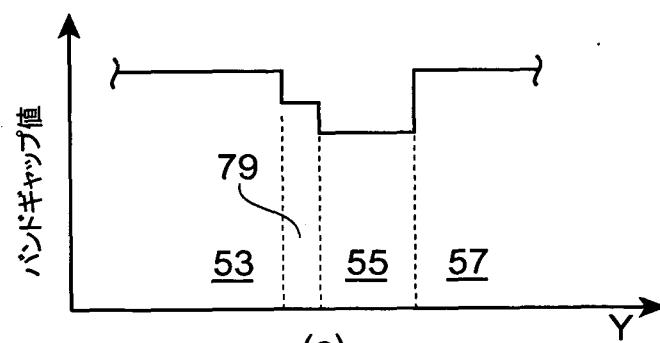
【図 9】



(a)

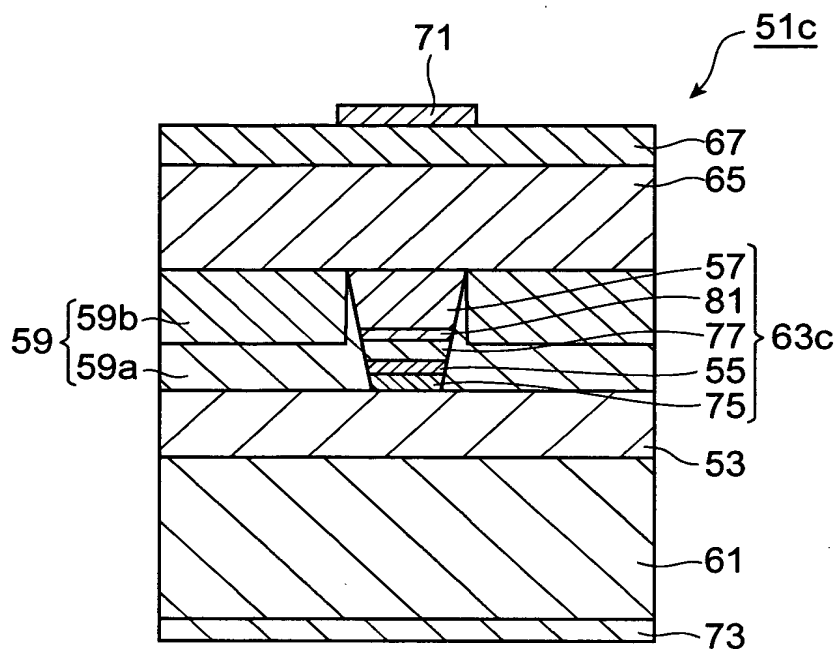


(b)



(c)

【図 1 0】



【書類名】 要約書

【要約】

【課題】 InGaAsP 半導体及び InP 半導体から成る半導体光素子の温度特性より優れた温度特性の半導体光素子を提供する。

【解決手段】 この半導体光素子 1 は、第 1 導電型半導体領域 3 と、活性層 5 と、第 2 導電型半導体層 7 と、電流ブロック半導体領域 9 とを備える。第 1 導電型半導体領域 3 は、 GaAs 半導体の表面上に設けられている。活性層 5 は、第 1 導電型半導体領域 3 上に設けられている。活性層 5 は、一対の側面 5 a を有している。第 2 導電型半導体層 7 は、活性層 5 上に設けられている。第 2 導電型半導体層 7 は、一対の側面 7 a を有している。電流ブロック半導体領域 9 は、活性層 5 の各側面 5 a 上及び第 2 導電型半導体層 7 の各側面 7 a 上に設けられている。活性層 5 は、V 族として少なくとも窒素元素を含む III-V 系化合物半導体から構成されている。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 2 1 3 0]

1. 変更年月日 1 9 9 0 年 8 月 2 9 日
[変更理由] 新規登録
住 所 大阪府大阪市中央区北浜四丁目 5 番 3 3 号
氏 名 住友電気工業株式会社